minis et micros

n° 249

ISSN 0336-4585

informatique electronique

UN LUNDI SUR DEUX : 18 FF / 130 FB / 5,50 FS

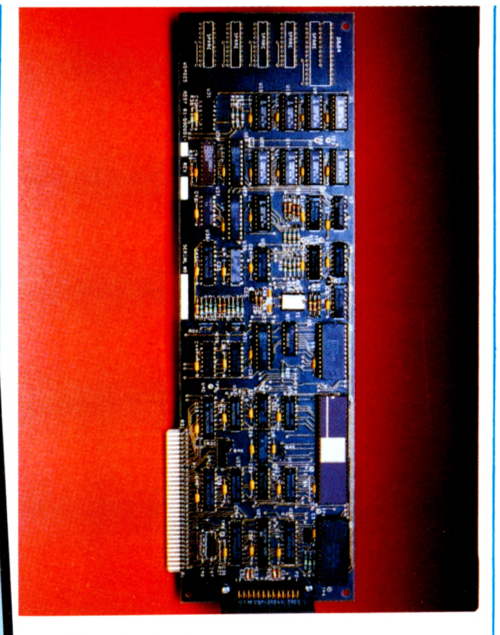
3 FEVRIER 1986

PIRATAGE LOGICIEL LES INTERDITS DE LA LOI

RESEAU SNA : LES GRANDES LIGNES DE L'ARCHITECTURE IBM

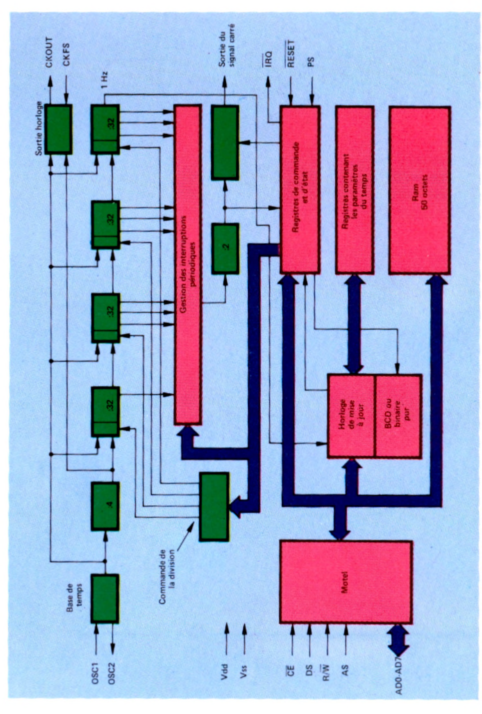
BANDE MAGNETIQUE MISE AU FORMAT DES DONNEES

LA RECHERCHE AU LABORATOIRE MASI



PERIPHERIQUES SPECIAUX : WESTERN DIGITAL

Ce constructeur, spécialiste de la technologie Mos, dans le domaine des contrôleurs de communication et de gestion des mémoires de masse, s'implante en Europe et vient de créer une division dite « Périphériques spéciaux » qui s'adresse aux OEM mais aussi à l'utilisateur final (p. 16).



CARTE-HORLOGE REALISEE AVEC LE MC 146818

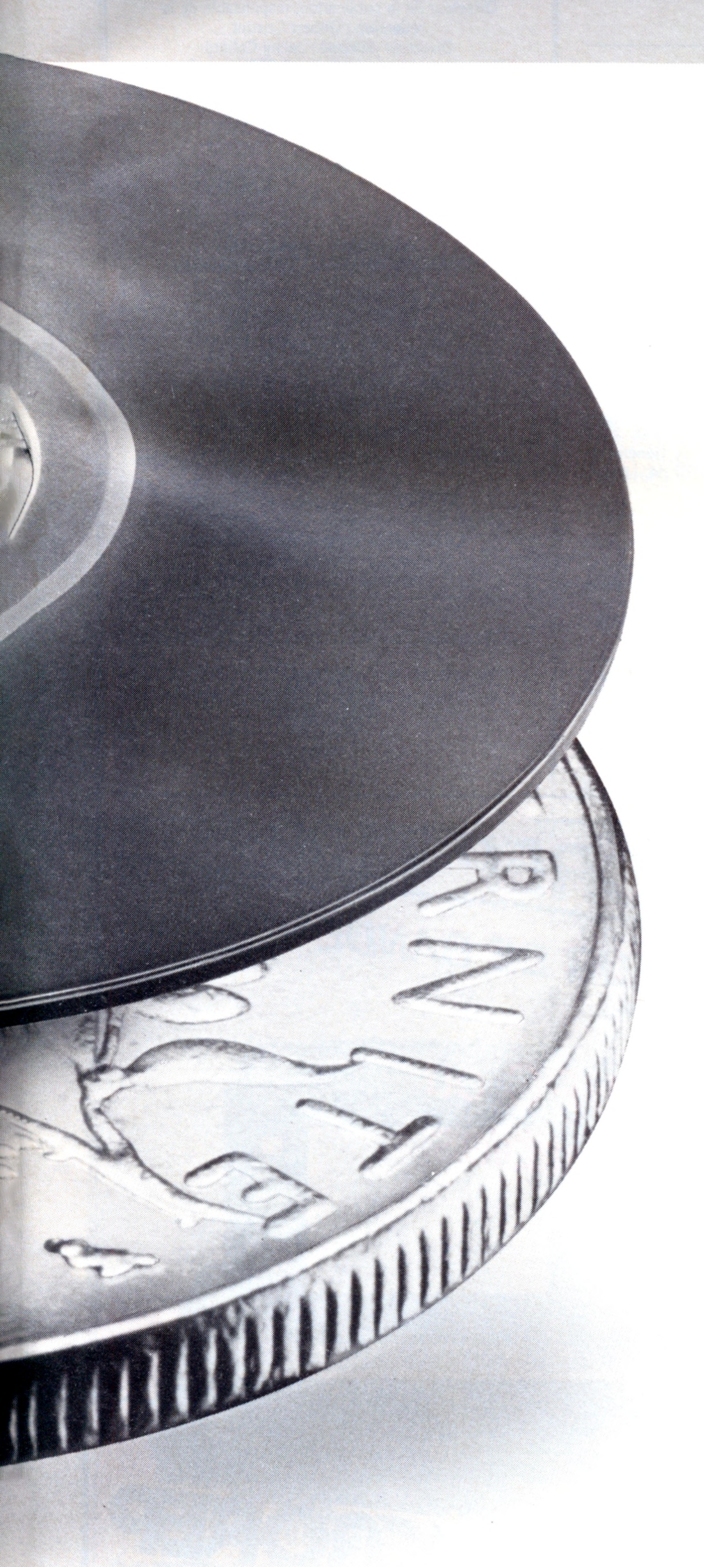
Le MC 146818 de Motorola, présenté ici au travers d'une réalisation de carte-horloge, requiert un minimum de circuiterie externe et peut se connecter non seulement aux microprocesseurs de la famille 6809 mais également à ceux de la famille 8085 (p. 37).

M 1735 - 249 - 18 F

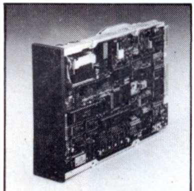
CE NEC EST T


Dans la série la plus sûre, voici maintenant le bit le moins cher.

OO MUCH...



Le lecteur de disque fixe D 5126.
Les constructeurs de micro-ordinateurs l'ont choisi pour son rapport prix/performances.



D 5126 : 5"1/4, demi-épaisseur, 25 Mo, temps d'accès 85 MS, 2 disques, 4 têtes, 615 cylindres, 3564 tours/min., 9000 BPI, 700 TPI, servo positionnement, interface ST 506/412.

Distributeurs :
Boutiques : La Commande Electronique
(16) 32.52.54.02
Industrie : YREL (3,5"/5,25" et FDD)
(1) 39.56.81.42
DIGITAL DESIGN (8"/9"/Interfaces SMD)
(1) 69.28.01.31



NEC Business Systems (France)
182, avenue Charles de Gaulle - 92200 Neuilly-sur-Seine
Tél. : (1) 47.47.51.09 - Télex : 610559

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 101 du service-lecteurs (p. 59)



ONZIEME ANNEE

éditeur : Jacky Collard

REDACTION

rédacteur en chef
Roger Carrasco
rédacteurs
Christian Cathala
Sylvie Lepont-Dupuy
assistante
Isabelle Brault
secrétaire de rédaction
Pierrette Thérizols
assistante
Fabienne Degasne
conseil de rédaction
Maurice Baconnier / Jean-Michel Bernard / Jean-Marc Chabanas
Xavier Dalloz /Roland Dubois
Pierre Jouvelot
Daniel Le Conte des Floris
ont collaboré à ce numéro
Stan Baker / Jean-Michel Bernard
Xavier Dalloz / Jean-Pierre Deganis
Roland Dubois / Danièle Dromard
Philippe Larcher / Josiane Mégissier
Robert Miquel / Claude Moranat
Marc Morel / Brigitte Roland
Jean-Michel Roux / François Sartre
Michèle Sauvalle

PROMOTION

secrétariat
Marie-Christine Legrand

PUBLICITE

chefs de publicité
Sylvie Cohen-Haumont
Françoise Lamblin
assistante
Michèle Métidji
Grande-Bretagne
Agence France Ltd, 21-23 Elizabeth Street, London SW1W9RW. Tél. 017303477, télex : 895 23 25 AG Fran
Etats-Unis
MT Publishing, 2464 Embarcadero Way, Palo Alto, California 94 303. Tél. 415 424-0600, télex : 752351.
Allemagne/Autriche
CEP Information International, Hauptstrasse 1, 7640, Kehl am Rhein. Tél. 7851/40 33 34, télex : 753437.
Benelux
CEP Information International, 32, Av. du Général de Gaulle 1050 Bruxelles. Tél. 02/647 67 34, télex : 24875.
Italie
CEP Information International, Via Monte Leone 6, 20149 Milano. Tél. 02/498 29 97.

ANNONCES CLASSEES

Yvonne Bataille (1) 42 40 22 01

ABONNEMENTS

Eliane Garnier *assistée de*
Christine Borello / Irène Duhaut
Myriam Hasseine / Denise Renier

Société de Presse et de Publications Spécialisées (SPPS), SA au capital de 275 000 FF.
RCS Paris B 311243794 - 99 ans à compter de 1977
5, place du Colonel Fabien, 75010 Paris.
Président-Directeur Général : Gilbert Cristini
Une société du Groupe Tests
Directeur de la publication, responsable de la rédaction : Gilbert Cristini
Directeur délégué : Jacky Collard
Tirage du présent numéro : 12 950 exemplaires
Périodicité : 23 parutions par an

minis et micros
est une publication

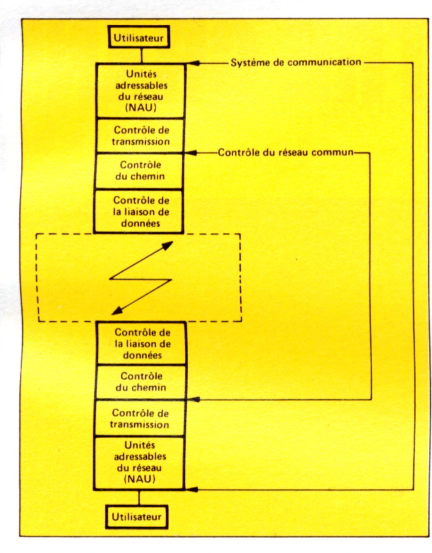

Rédaction · publicité
annonces classées · abonnements
5, place du Colonel-Fabien
75491 Paris Cedex 10
Tél. (1) 42 40 22 01
Télex rédaction et publicité :
GR TEST 215 105 F
Télécopieur : 42 45 80 96
BELGIQUE : 17, rue du Doyenné - 1180 Bruxelles. Tél. 19 32 2/345 99 10
SUISSE : 19, route du Grand-Mont 1052 Le Mont-sur-Lausanne. Tél. 19 41 21/32 15 65
CANADA (abonnements) : LMPI 4435, bd des Grandes-Prairies Montréal - Québec H1R 3N4

Commission Paritaire n° 56 477 / ISSN 0336-4585



SOMMAIRE

N° 249 / 3 février 1986



La structure générale en couches du réseau SNA qui fait l'objet de notre étude, page 24.

Les petites annonces minis et micros sont en page 57

Le présent numéro comporte un encart publicitaire broché non folioté (pages 29 à 32)

LES OUTILS INTEL ET VOTRE ORDINATEUR. UN NOUVEL ACCORD ENTRE GRANDS.



Vous utilisez aujourd'hui des systèmes informatiques, que ce soit un IBM PC AT, PC XT ou un compatible, un VAX Digital ou un supermicro 286/310 Intel.

Désormais ces systèmes peuvent recevoir les outils de développement Intel.

Ainsi, notre émulateur I²ICE peut tourner sur votre IBM PC. Et nos compilateurs sur votre VAX.



Nos outils ne tournent pas sur absolument tous les hôtes. Mais seul Intel est capable d'offrir autant d'outils de développement sur autant d'hôtes. Vous pouvez choisir les outils et les systèmes qui optimiseront le mieux votre cycle de développement. Dans un milieu où la productivité est essentielle, c'est là que se fera la différence.

Vous travaillez, par exemple, sur un projet basé sur le microprocesseur à haute intégration 80186 ? Vous pouvez choisir TargetSCOPE 186, notre nouvel outil de mise au point logiciel opérant dans votre système cible. TargetSCOPE vous permet de mettre au point en langage évolué et vous évite les « débogages » fastidieux en assembleur.

Pour la mise au point d'applications, notre logiciel PSCOPE fait le travail sur une seule disquette.

Pour raccourcir le cycle de développement et de mise au point, notre émulateur I² ICE représente l'arme absolue contre tous les problèmes matériels et logiciels.

Mais ce n'est pas tout.

Avec nos compilateurs, nos langages évolués, nos éditeurs, nous avons la gamme d'outils de développement logiciels la plus complète de l'industrie.

Enfin, en tant que fabricant de programmateurs de PROM, nous offrons le système le plus rapidement disponible avec le temps de programmation le plus court.

Tous ces outils tournent sur les hôtes de votre choix.

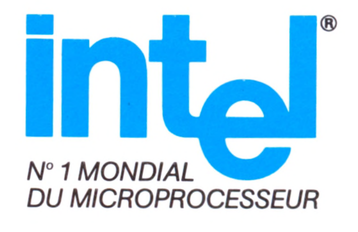
La connexion de ces outils aux réseaux OpenNET et NDS II permet de constituer un système intégré de haute productivité autorisant le partage et le transfert de tous les logiciels développés.

Nos outils de développement sont une bonne raison de choisir la technologie des microprocesseurs Intel. L'autre bonne raison, c'est le



système hôte que vous avez déjà chez vous.

Pour recevoir de plus amples informations sur les outils de développement Intel, renvoyez-nous le coupon ou appelez Pascale au (1) 30.64.60.00, poste 3451.



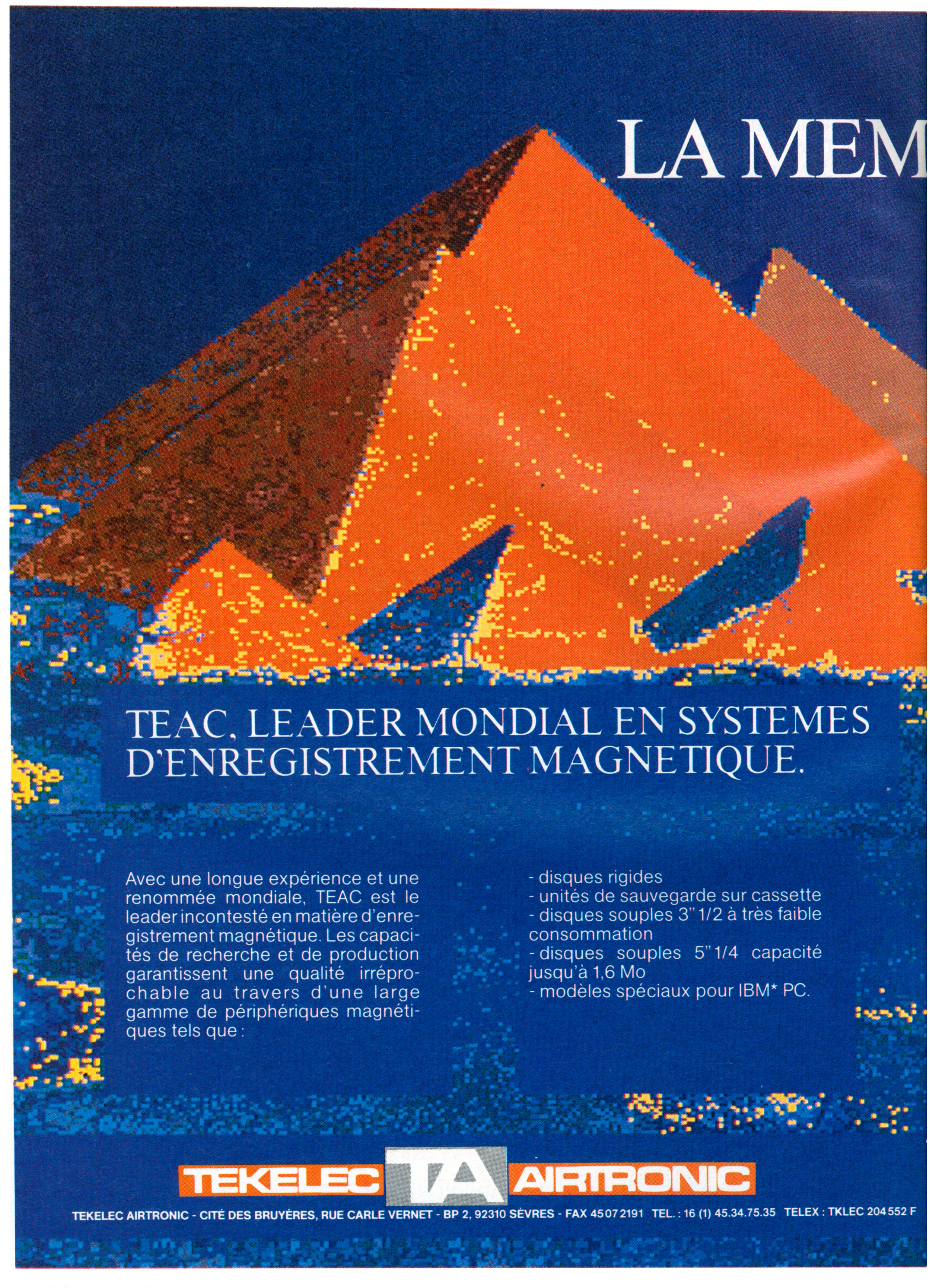
N° 1 MONDIAL
DU MICROPROCESSEUR

Nom ____________________
Société ____________________
____
Fonction ____________________
Adresse ____________________
____
____
Application ____________________
____

Retournez à :
Intel corp. Dépt MARCOM
1, rue Edison - B.P. 303
78054 St-Quentin-en-Yvelines
Tél. (1) 30.64.60.00 - Télex 699 016

M.M. TOOLS III

Pour toutes précisions : réf. 103 du service-lecteurs (p. 59)



Pour toutes précisions : réf. 104 du service-lecteurs (p. 59)

OIRE SAUVEGARDEE

TEKELEC AIRTRONIC : des solutions multiples pour votre informatique et votre bureautique.
- Consoles monochromes ou couleurs.
- blocs d'impression OEM.
- Imprimantes de 40 c/s à 600 L/m.
- Conditionneurs, transformateurs d'isolement, régulateurs de tension, alimentations régulées et secourues.
- Dérouleurs de bande magnétique.
- Lecteurs de carte magnétique.
- Claviers.

TEKELEC AIRTRONIC : votre partenaire depuis 25 ans.
- Des produits d'avant-garde sélectionnés, contrôlés et qualifiés pour durer.
- Des ingénieurs de vente et d'application spécialisés pour vous conseiller dans votre choix.
- Des solutions multiples à vos applications.
- 14 agences régionales.
- Une assistance couvrant toute la France.
- Notre informatique à votre service.
- Les sociétés de service : nos partenaires.

TEAC

* IBM est une marque déposée.

GAYAL

LA VOIE INFORMATIQUE

BIBLIOGRAPHIE

Modulation d'amplitude et modulation angulaire

par Alain Pelat (un volume de 216 pages au format 16 × 24 cm). **Prix :** 125 FF.

Editeur : Masson, 120, bd Saint-Germain, 75280 Paris Cedex 06.

Le chapitre premier remémore les principes fondamentaux de la modulation pour la transmission de messages analogiques. Les chapitres suivants sont divisés en deux parties : modulation d'amplitude et angulaire. Dans les deux cas, un rappel théorique précède une réalisation simple en forme d'application. Cet ouvrage s'adresse à des étudiants en électronique.

Mon ordinateur et moi

par Jack M. Nilles (un volume de 344 pages au format 13,5 × 21 cm). **Prix :** 148 FF.

Editeur : Insep Editions, 31, rue de Mogador, 75009 Paris.

Une transformation est en train de se produire, l'ordinateur est devenu personnel : il entre chez vous, dans les écoles, occupe vos loisirs ou gère votre santé. Ce livre plutôt que d'expliquer le comment des choses, cherche à analyser le pourquoi et les implications possibles du PC sur notre vie quotidienne.

Graphisme scientifique sur micro-ordinateur

de la 2e à la 3e dimension, 50 applications résolues en Basic, par Robert Dony (un volume de 256 pages au format 16 × 24 cm). **Prix :** 110 FF.

Editeur : Masson, 120, bd Saint-Germain, 75280 Paris Cedex 06.

Plus de cinquante exercices résolus sont décrits dans cet ouvrage qui s'adresse à tout possesseur d'un Apple II. Cette troisième édition, épurée des coquilles des deux premiers jets, traite des représentations de formules mathématiques simples (types polaires et phénomènes oscillatoires) et de fonctions qui doivent s'afficher en trois dimensions (f(x,y)). A la fin du livre, le lecteur trouvera le listing de la représentation d'une maison à trois dimensions relativement simple.

La sécurité informatique

Approche méthodologique, par Jean-Marc Lamère (un volume de 256 pages au format 15,5 × 24 cm). **Prix :** 190 FF.

Editeur : Dunod, 17, rue Rémy-Dunoncel, BP 50, 75661 Paris Cedex 14.

Après avoir passé en revue et chiffré les différents types de risques et de pertes, l'auteur dresse un bilan du niveau actuel de la sécurité informatique en France, puis il développe une méthodologie d'analyse et de réduction des risques. La méthode Marion-AP repose sur deux principes : la cohérence obtenue par une approche globale et la réalisation d'un avant-projet impliquant totalement les différentes parties prenantes de la sécurité dans l'entreprise.

LIVRES REÇUS

Lotus 1-2-3 pour l'entreprise

par D. Hellé et G. Boussand. **Prix :** 198 FF.

Macintosh pour la presse l'édition et la publicité

par B. Le Du. **Prix :** 198 FF.

MSX techniques de programmation des jeux en assembleur

par G. Fagot-Barraly. **Prix :** 98 FF.

MSX astrologie, numérologie, biorythmes

par P. Bourgault. **Prix :** 98 FF.

TO7/MO5 astrologie, numérologie, biorythmes

par P. Bourgault. **Prix :** 98 FF.

Amstrad astrologie, numérologie, biorythmes

par P. Bourgault. **Prix :** 98 FF.

Editeur : Sybex, 6-8, impasse du Curé, 75018 Paris.

Archive

Progiciel de bases de données, par Eric Tenin (un volume de 180 pages au format 16 × 24 cm). **Prix :** 135 FF.

Abacus, Easel et Quill par l'exemple

par Jean-Marie Devisscher (un volume de 180 pages au format 16 × 24 cm). **Prix :** 135 FF.

Editeur : Edimicro, 121-127, avenue d'Italie, 75013 Paris.

Le livre de Framework

par René Cohen (un volume de 176 pages au format 17 × 25 cm). **Prix :** 150 FF.

Clefs pour dBase II et III

par Michel Keller (un volume de 464 pages au format 14,5 × 21 cm). **Prix :** 285 FF.

Editeur : Editions du PSI, BP 86, 77402 Lagny-sur-Marne Cedex.

Utiliser Textor

par François Hubert et Eric Plessz (un volume de 160 pages au format 15,5 × 24 cm).

Vivre l'informatique

deuxième édition revue et augmentée, par Yves Lasfargue (un volume de 200 pages au format 18 × 25 cm). **Prix :** 159 FF.

Manuel d'apprentissage, de référence et d'exemples Lotus 1.2.3

Tome 2 : les graphiques, la gestion des données, les macrocommandes, par Gilles-Emmanuel Saint-Amant et Daniel Gauthier (un volume de 260 pages au format 15 × 23 cm). **Prix :** 140 FF.

Utiliser Multiplan

par Erwin Schneider, traduit de l'anglais par Raymond Borraz (un volume de 260 pages au format 15 × 24).

Utiliser SuperCalc

par Randall Mc Mullan, traduit de l'anglais par Nicolas Darcet (un volume de 160 pages du format 15,5 × 24 cm).

Utiliser les bases de données avec dBase II et dBase III

par Claude Frasson (un volume de 250 pages au format 15,5 × 24 cm).

Editeur : Les Editions d'organisation, 5, rue Rousselet, 75007 Paris.

DOCUMENTATION

☐ **La lettre de l'électronique** nouvellement créée propose, à titre d'essai, un abonnement gratuit de quatre numéros aux lecteurs qui lui en feront la demande (SDTP, 3, rue de l'Aquilon, 95610 Eragny). Périodicité : hebdomadaire. Prix de l'abonnement : 2 000 FF (40 numéros). Accès par minitel : supplément 1 000 FF.

☐ **Plessey Microsystems Multibus Products.** Ce catalogue détaille la gamme de produits Multibus disponible chez Plessey Microsystems. Il peut être reçu sur simple demande : Plessey Microsystems, BP 74, 7-9, rue Denis Papin, 78194 Trappes Cedex. Tél. : (16-1) 30 51 49 52.

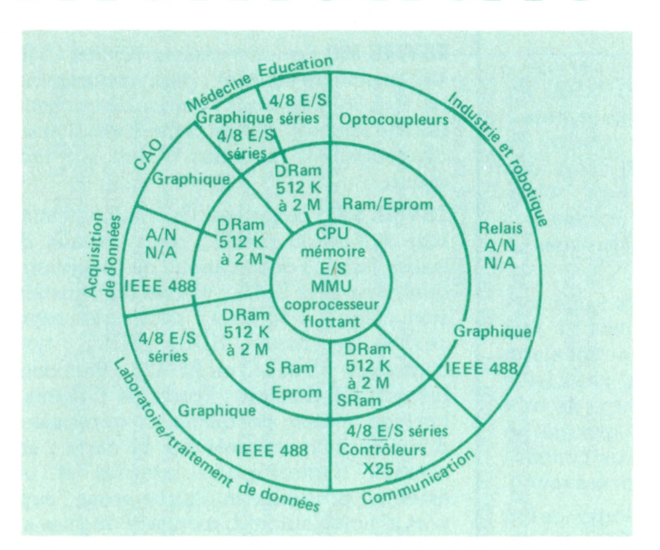
☐ **Nadir : journées bilan du projet-pilote.** Compte rendu des journées des 27 et 28 novembre 1985 au Palais des Congrès de Versailles. Ce volume est disponible au prix de 130 FF (ht) auprès du service de diffusion de l'Inria, domaine de Voluceau-Rocquencourt, BP 105, 78153 Le Chesnay Cedex. Tél. : (16-1) 39 63 56 27.

☐ **SM90, une architecture modulaire et ses applications :** actes des journées SM90 des 4, 5, 6 décembre 1985 à Versailles.

Editeur : Eyrolles, 61, boulevard Saint-Germain, 75240 Paris Cedex 05.



mémofiche minis et micros 160



SYSTEME MINI-ORDINATEUR

THOMSON SEMICONDUCTEUR

TSVME 910

Le TSVME 910 est un système de développement orienté Unix, bâti autour de deux cartes : l'unité centrale TSVME 102 et la carte mémoire TSVME 202-3. Il intègre également une unité de disque rigide 3 pouces 1/2 de 20 M octets et une unité de disque souple 3 pouces 1/2 de 720 K octets, une alimentation de 5 W et une carte mère équipée de cinq connecteurs.

carte unité centrale

TSVME 102 : un microprocesseur 68010 (10 MHz) ; une Ram 16 K octets ; une Eprom d'au maximum 128 K octets ; une unité de gestion de mémoire 68451 ; une interface de disque Sasi avec DMA ; deux ports RS 232 C ; une interface d'imprimante Centronics ; une horloge temps réel programmable ; sept niveaux d'interruption (internes et externes) ; un niveau d'arbitrage d'accès au bus ; un calendrier C-Mos avec sauvegarde par batterie. Support logiciel en standard : autotest ; moniteur de mise au point ; assembleur/désassembleur ligne à ligne. En option : Unix systemV version 2.

carte mémoire

TSVME 202 : 2 M octets de mémoire dynamique ; temps d'accès en lecture 250 ns en typique et 270 ns max. ; temps d'accès en écriture 170 ns en typique et 190 ns max. ; deux zones (Banks) mémoire indépendantes ; décodage des modificateurs d'adresse par cavaliers ; indication d'erreur de parité par Led sur face avant ; indication de mémoire occupée par Led pour chaque zone.

système d'exploitation

Le SE utilisé est Unix system V bien adapté au développement de logiciel. Il présente une structure hiérarchique de fichiers, une grande variété d'outils d'aide à la mise au point interactifs et plus de deux cents utilitaires destinés à la manipulation de fichiers. Ces utilitaires sont conçus pour simplifier le codage, le test et l'exécution des programmes. Principales caractéristiques : organisation hiérarchisée des fichiers ; puissant langage de commande (Coquille) ; multi-utilisateur ; orienté disque rigide ; compilateurs C et Frontran 77.

mémofiche minis et micros 160

CIRCUIT PERIPHERIQUE

Contrôleur de bus VMS

RTC/SIGNETICS

SCC 68173

(2e partie)

Le contrôleur de bus VMS SCC 68173 (VMSCON) est un périphérique du 68000 qui comprend un ensemble de modules de base fonctionnels décrits dans la spécification VMS. Il est en technologie C-Mos et se présente dans un boîtier Dip de 28 broches. Il s'interface avec le bus VMS par l'intermédiaire de l'interface de puissance SCB 68171. Il est entièrement compatible avec le bus 68000. Le 68173 inclut les fonctions suivantes : contrôleur (émetteur d'en-tête plus un moniteur de trame) ; parleur (émetteur de données plus récepteur d'en-tête) ; écouteur (récepteur de données plus récepteur d'en-tête) ; bascules (bascules d'état plus récepteurs d'en-tête). Toutes ces fonctions sont entièrement programmables permettant ainsi des utilisations diverses.

Le SCC 68173 est composé de cinq parties :

— le module de conversion parallèle/série et série/parallèle contrôle les chronogrammes des différentes trames entrantes et sortantes et assure la gestion du bus VMS ;

— le module de réception d'en-tête contient les adresses programmées de module, ainsi que toute la logique de comparaison permettant d'identifier l'origine et la destination des trames ;

— le bloc de registres comprend les tampons d'émission et de réception, les registres de commande et d'état et quatre bascules ;

— le bloc de contrôle des interruptions dispose de toute la logique de demande et de prise en compte des interruptions ;

— l'interface avec le 68000 comprend quatre lignes d'adresse, un bus de données de 8 bits, un bus de contrôle et deux lignes d'état des bascules internes.

bloc de registres

Le 68173 dispose de quatre lignes d'adresse permettant d'accéder à 16 positions (A0 à A15) dont dix sont de simples registres 8 bits, les six autres spécifient des sous-blocs de registres. Chaque sous-bloc de registres possède un pointeur vers le registre 8 bits courant à l'intérieur du sous-bloc. Après lecture ou écriture du registre, le pointeur est incrémenté pour accéder au prochain registre du sous-bloc et ainsi de suite jusqu'à la fin du sous-bloc. Le pointeur est alors réinitialisé pour pointer vers le début.

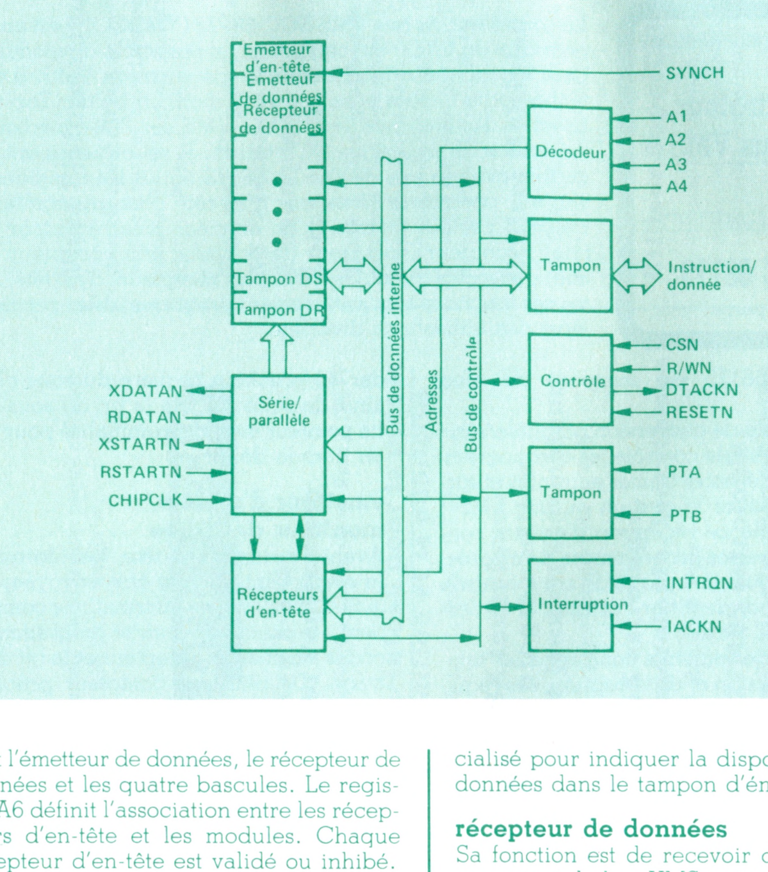
émetteur d'en-tête/ moniteur de trame

Avant d'envoyer l'en-tête, les informations le composant doivent être envoyées dans le SCC 68173. Ces informations comprennent : le champ de priorité programmé, les codes émetteur et récepteur et le bit d'arbitrage. De plus, un compteur précise le nombre d'essais d'émission de la trame. Une fois ces opérations d'initialisation terminées, le SCC 68173 attend une commande logicielle ou matérielle avant de tenter une émission de l'en-tête (après que le transport de la trame en cours soit terminé). Selon le résultat de cette tentative, le 68173 prendra différentes actions.

récepteurs d'en-tête

Il y a six récepteurs d'en-tête dans le 68173 (HR0 à HR5). Chacun compare une adresse de 10 bits, programmée avec les adresses S et R contenues dans les trames, circulant sur le bus VMS. Quand l'une des adresses d'une trame correspond à l'adresse d'un récepteur d'en-tête, celui-ci indique au module qui lui est associé qu'il est sélectionné par la trame. Les six modules associés aux six récepteurs d'en-tête

SCC 68173



sont l'émetteur de données, le récepteur de données et les quatre bascules. Le registre A6 définit l'association entre les récepteurs d'en-tête et les modules. Chaque récepteur d'en-tête est validé ou inhibé.

émetteur de données

La fonction de ce module est d'envoyer des données sur le bus VMS suite à une sélection par le code émetteur S de la trame. Auparavant, le logiciel système doit avoir défini l'adresse du module et son lien avec un récepteur d'en-tête. Il doit avoir aussi validé le récepteur d'en-tête et éventuellement les demandes d'interruption par l'émetteur de données. Enfin, il doit avoir chargé le tampon de données avec les données à transmettre et positionné un bit spécialisé pour indiquer la disponibilité des données dans le tampon d'émission.

récepteur de données

Sa fonction est de recevoir des données provenant du bus VMS suite à une sélection par le code récepteur R de la trame. Auparavant, le logiciel système doit avoir effectué des opérations d'initialisation semblables à celles faites par l'émetteur de données.

bascules

Un sous-bloc du bloc des registres (A9 et A10) sert à caractériser l'état et la nature des bascules (bascules, sémaphore, jeton).

Roland Dubois

TSVME 910

cartes additionnelles

TSVME 400 : 48 entrées isolées par optocoupleurs ; tension d'isolation 1 500 V ; circuit anti-rebond sur chaque entrée ; génération d'interruption par groupe de 24 entrées ; visualisation de l'état des entrées sur Led par groupe de huit ; sélection de chaque groupe de huit entrées par sélecteur ; deux connecteurs 37 broches D-Sub sur face avant.

TSVME 401 : 32 sorties à relais ; une sortie analogique avec résolution 32 bits (gamme – 10 V/+10 V, gain et décalage ajustables par deux paramètres) ; huit Leds pour la visualisation d'un groupe de huit sorties ; sélection de chaque groupe de huit sorties par sélecteur ; deux connecteurs 37 broches D-Sub sur face avant.

TSVME 402 : seize entrées analogiques (16 canaux simples ou 8 canaux différentiels) ; conversion A/N 12 bits ; ajustement du gain et du décalage par deux potentiomètres ; temps de conversion 32 ms ; domaine d'entrée – 5 V/+5 V, – 10 V/+10 V ; un connecteur 37 broches D-Sub sur face avant ; « Handler » fourni sous forme de documentation.

TSVME 403 : seize entrées analogiques (16 canaux simples ou 8 canaux différentiels) ; conversion A/N 12 bits ; ajustement du gain et du décalage ; temps de conversion 32 ms ; huit sorties analogiques ; conversion N/A 12 bits ; ajustement du canal de sortie par logiciel ; temps de conversion 2 ms ; gammes de sortie – 5 V/+5 V, – 10 V/+10 V ; connecteur 37 broches D-Sub pour les seize entrées et connecteur 27 broches D-Sub pour les huit sorties ; « Handler » fourni sous forme de documentation.

TSVME 404 sur face avant : contrôleur/écouteur/parleur IEEE 488 ; support pour Eprom 2764 (Handler) ; 8 K octets de Ram statique ; connecteur IEEE 488 sur face avant ; « Handler » intégré sur la carte.

TSVME 405 : 88 lignes d'E/S ; quatre temporisateurs/compteurs d'événements ; entrées d'interruption et lignes de poignée de main ; n'importe quelle combinaison de canaux 32, 16 ou 8 bits.

TSVME 500 : quatre canaux RS 232 C/RS 422/boucle de courant ; débit programmable 50 à 38 400 bauds ; modes de transmission à l'alternat, bidirectionnel simultané ; connecteur 15 broches D-Sub sur face avant.

TSVME 530 : contrôleur de communication bâti autour du 68000 ; deux canaux de transmission ; deux canaux de réception ; quatre canaux DMA ; vitesse de transmission jusqu'à 1 M bit/s ; protocoles asynchrone, synchrone, HDLC, SDLC ; type d'interface RS 232 C ou RS 422 ; Ram double port 128 K octets ; Eprom 64 K octets ; horloge, chien de garde et générateur d'interruption intégrés sur la carte ; six niveaux d'interruption internes et un externe ; possibilité multiprocesseur ; support logiciel (autotest, moniteur de mise au point) ; assembleur/désassembleur ligne à ligne intégré sur la carte ; protocole de communication (Bip) livré sous forme de documentation.

TSVME 531 : contrôleur de communication semblable au TSVME 530 avec processeur 68010, 512 K octets de Ram, 128 K octets d'Eprom.

TSVME 540 : contrôleur de communication X25 bâti autour du 68010 ; deux canaux de communication avec DMA ; interface RS 232 C ou RS 422 ; Ram double accès 128 K octets ; Eprom 128 K octets contenant le protocole X25 ; possibilité multiprocesseur ; support logiciel X25 (révision 4) niveau 1-2-3.

TSVME 541 : contrôleur de communication X25 semblable au TSVME 540 avec 512 K octets de Ram double accès.

extension TSVME 960-2

Disque rigide 67 M octets, dérouleur en continu de capacité 60 M octets, alimentation 250 W.

Roland Dubois

CALENDRIER

24 au 28 février	**MICAD 86** (Cinquièmes conférence et exposition internationales sur la CFAO et l'infographie) Paris - Palais des Congrès *Renseignements :* Birp, 25, rue d'Astorg, 78008 Paris. Tél. (16-1) 47 42 20 21
3 au 6 mars	**COMDEX IN JAPAN** (Salon de l'OEM informatique) Tokyo - Harumi Fairgrounds *Renseignements :* The Interface Group, 4, rue de l'Abreuvoir, 92400 Courbevoie. Tél. (16-1) 47 88 50 48
11 au 15 mars	**INFORA** (Salon de toutes les informatiques) Lyon - Eurexpo *Renseignements :* Sepel, BP 87, 69683 Chassieu Cedex. Tél. (16) 72 22 33 44
12 au 19 mars	**CEBIT** (Salon mondial de la bureautique, de l'informatique et de la communication) Hanovre *Renseignements :* Compagnie Commerciale Continentale, 16, rue Vézelay, 75008 Paris. Tél. (16-1) 45 63 68 81
25 au 28 mars	**PRINTEMPS INFORMATIQUE 86** (Forum professionnel de l'informatique OEM) Paris - Palais des Congrès *Renseignements :* Birp, 25, rue d'Astorg, 75008 Paris. Tél. (16-1) 47 42 20 21
1er au 3 avril	**COMDEX WINTER** (Salon de l'OEM informatique) Los Angeles - Convention Center *Renseignements :* The Interface Group, 4, rue de l'Abreuvoir, 92400 Courbevoie. Tél. (16-1) 47 88 50 48
28 avril au 1er mai	**COMDEX SPRING** (Salon de l'OEM informatique) Atlanta *Renseignements :* The Interface Group, 4, rue de l'Abreuvoir, 92400 Courbevoie. Tél. (16-1) 47 88 50 48
26 au 30 mai	**APPLICA** (Carrefour nord-européen des applications informatiques et électroniques) Lille *Renseignements :* Chambre de commerce et d'industrie de Lille-Roubaix-Tourcoing, BP 359, 59020 Lille Cedex. Tél. (16) 20 74 14 14
10 au 12 juin	**COMDEX INTERNATIONAL IN EUROPE** (Salon de l'OEM informatique) Nice - Acropolis *Renseignements :* The Interface Group, 4, rue de l'Abreuvoir, 92400 Courbevoie. Tél. (16-1) 47 88 50 48
16 au 19 juin	**NATIONAL COMPUTER CONFERENCE** (NCC : conférence et exposition sur la micro-informatique, les périphériques et logiciels) Las Vegas *Renseignements :* NCC '86 Program Office, Mimi W. Halo, Program Secretary, P.O. Box 8807, Newport Beach, CA 92658-8807, USA
18 au 22 août	**SIGGRAPH'86** (Salon de l'informatique graphique) Dallas *Renseignements :* Siggraph, Conference Management Office, Smith Bucklin and Associates, Inc., 111 East Wacker Drive, Chicago, IL 60601, USA. Tél. (312) 644 66 10
15 au 20 septembre	**SICOB** (Session internationale d'automne en informatique et télécommunications/Convention Informatique) Paris - Cnit La Défense *Renseignements :* Sicob, 4, place de Valois, 75001 Paris. Tél. (16-1) 42 61 52 42

MANIFESTATIONS

☐ **Securicom,** quatrième congrès mondial de la protection et de la sécurité informatique et des communications, du 4 au 6 mars à Paris. Une journée spéciale de formation aura lieu le 3 mars. Programme : les pirates en informatique ; la fraude informatique ; les aspects juridiques ; la gestion du risque dans une technologie en évolution constante ; l'authentification ; l'architecture de sécurité ; systèmes d'authentification de transactions ; la protection des micro-ordinateurs ; les sauvegardes. **Renseignements :** Sedep, 8, rue de la Michodière, 75002 Paris. Tél. : (16-1) 47 42 41 00.

☐ Cours de l'Inria sur **« les nouveaux outils du spécialiste de l'information »** du 10 au 14 mars aux Arcs (Savoie). Les exposés théoriques des spécialistes en micro-informatique, télécommunications, intelligence artificielle, images, bases multi-média, s'appuieront sur des expériences concrètes et seront illustrés par des démonstrations. **Renseignements :** Inria, Bureau cours et école, BP 105, 78153 Le Chesnay Cedex. Tél. : (16-1) 39 63 55 11, postes 5515-5675-5305.

☐ **EPEE,** salon de l'efficacité de la production dans l'industrie électronique, du 11 au 13 mars à Londres. CAO, équipement de fabrication et de développement, appareils d'essai et services pour l'industrie électronique. **Renseignements :** Network Events Ltd, Printers Mews, Market Hill, Buckingham MK18 1JX, GB. Tél. : (0280) 81 52 26.

☐ **Cebit,** salon mondial de la bureautique, de l'informatique et de la communication, du 12 au 19 mars à Hanovre. Pour la première fois, un des halls abritera un centre de présentation de produits OEM. **Renseignements :** Compagnie Commerciale Continentale, 16, rue Vézelay, 75008 Paris. Tél. : (16-1) 45 63 68 81.

☐ **Electron** du 18 au 20 mars à Bordeaux. Salon des utilisateurs professionnels de l'électronique complété par des rencontres scientifiques et techniques : colloque Agrotique 86 ; journée d'étude sur les images électroniques et leurs applications dans l'industrie, l'art et la communication. **Renseignements :** BP 55, Grand-Parc, 33030 Bordeaux Cedex. Tél. : (16) 56 39 55 55.

AVEZ-VOUS NOTÉ ?

3 au 6 mars - *Tokyo*
Comdex Japon
(Tél. : (16-1) 47 88 50 48)

4 mars - *Paris*
ICC
(Tél. : 44 (1) 581 23 26)

5 au 8 mars - *Montpellier*
Salon de la communicatique
(Tél. : (16) 72 22 33 44)

La recherche en France : les activités du laboratoire Masi

Le laboratoire Masi (Méthodologie et architecture des systèmes informatiques) est composé de quatre équipes, regroupant une centaine de chercheurs, travaillant sous la responsabilité de G. Pujolle, dans les domaines suivants : modélisation et parallélisme, bases de données, réseaux et télématique, CAO-VLSI.

Le thème général, sur lequel travaillent les chercheurs de la première équipe citée (responsable C. Girault), concerne l'utilisation du parallélisme en informatique. Quatre axes de recherche ont été lancés : automatisation de la construction d'algorithmes parallèles, spécification par réseaux de Pétri d'algorithmes distribués et de protocoles de communication, analyse des performances et optimisation du fonctionnement des systèmes parallèles et, enfin, étude des réseaux de Pétri en tant que modèle formel des systèmes parallèles et des outils d'analyse associés.

Le principal centre d'intérêt des études consacrées à la « parallélisation » automatique se situe dans la transformation automatique d'un programme séquentiel en programme parallèle ou vectoriel. Cette transformation, qui passe par trois phases principales (analyse sémantique, construction d'un programme à parallélisme maximal, adaptation à la machine cible), a déjà été largement étudiée par le Masi à travers plusieurs thèses de chercheurs dont les résultats sont à l'origine de premières maquettes très intéressantes.

En ce qui concerne les recherches sur la spécification par réseaux de Pétri d'algorithmes distribués et de protocoles de communication, il s'agit, d'une part, de résoudre les problème d'atomicité, de sérialisation, d'équité, et, d'autre part, d'assurer la robustesse face aux défaillances du milieu de communication (défauts de transmission, pannes de liaison, etc.).

Les recherches menées sur les deux autres thèmes font, elles aussi, largement appel aux réseaux de Pétri qui constituent, dans chacun des cas, un outil privilégié d'expansion, aussi bien des problèmes d'ordonnancement que des algorithmes parallèles.

Les activités dans le domaine des bases de données, qui relèvent de la responsabilité de G. Gardarin, sont nombreuses. Elles ont pour objectif la conception, la réalisation et l'évaluation d'un prototype de « Systèmes d'accès à des bases de données relationnelles étendues » (Sabre en abrégé) sur une machine multi-microprocesseur. Les chercheurs souhaitent, de plus, que ces systèmes soient facilement portables sur des ordinateurs classiques, afin d'en permettre en particulier l'intégration dans un environnement réparti. A terme, Sabre devrait évoluer vers un SGBD avancé permettant le stockage et l'utilisation de règles de production. Les contributions essentielles du prototype par rapport aux SGBD qui existent déjà sont les suivantes :

— une extension des fonctionnalités proposées aux utilisateurs en permettant le stockage de types de données plus variés (textes, prédicats, graphiques, etc.), en offrant un langage d'interrogation et de mise à jour plus proche du langage naturel et en supportant des possibilités de déduction ;

— une amélioration de l'indépendance au matériel afin d'assurer la portabilité du système sur des machines mono et multi-processeurs, et la possibilité de faire coopérer divers systèmes Sabre sur des machines hétérogènes pour constituer un système de base de données réparties efficace ;

— une automatisation de la conception de la base de données à l'aide d'un ensemble d'outils intégré, afin de permettre à l'administrateur et à l'utilisateur de profiter au mieux de ces possiblités.

Dans le domaine de la CAO et des VLSI, le Masi intervient, sous la responsabilité de G. Noguez, sur quatre thèmes : le placement et le routage, la modélisation, la conception de VHSI et la conception d'architecture d'ordinateurs.

Les résultats obtenus méritent d'être connus. Par exemple, les chercheurs qui travaillent sur la modélisation ont développé des outils d'évaluation électrique, capables de fournir des résultats comparables à ceux des gros simulateurs du type Spice. Ceux qui se consacrent aux VHSI (circuits intégrés rapides à haute densité) se sont spécialisés dans les structures de type « pipeline » pour le traitement rapide du signal, aussi bien en technologie C-Mos qu'ECL. La première réalisation concerne un circuit « papillon FFT » série, à mots de 16 bits et de débit égal à 20 M bits par seconde. Il ouvre la voie à la conception d'un circuit réalisant la transformée de Fourier rapide d'échantillons de taille quelconque, à une fréquence d'échantillonnage de 50 MHz. Ce circuit de cent mille transistors sera développé par un industriel. Par ailleurs, une vingtaine de circuits très intéressants ont été conçus au Masi.

Dans le domaine de la CAO et de l'architecture des ordinateurs, plusieurs produits ont été réalisés, et deux au moins sont crédités d'un bon succès commercial : un ordinateur graphique dont la majeure partie de la production est exportée, et un éditeur graphique pour la conception de circuits intégrés qui a reçu un accueil très favorable aux Etats-Unis.

Le dernier domaine de recherche (Réseaux et Télématique) comporte cinq projets : les files d'attente, les logiciels de communication et la portabilité, les serveurs télématiques, la carte à microprocesseur et les systèmes.

Le premier projet concerne la modélisation à l'aide de réseaux de files d'attente de processus à fort degré de synchronisation. Cette démarche essaie d'unifier les techniques de réseaux de Pétri aux systèmes à files d'attente.

Le second a trait à l'étude et à l'implantation des logiciels de communication respectant l'architecture proposée par l'Iso. Deux axes sont actuellement privilégiés : la création d'un environnement de programmation facilitant l'écriture de protocoles et la mise en œuvre sur des micro-ordinateurs de protocoles Iso.

Les travaux à propos des serveurs télématiques ont pour objet de mettre au point un système bureautique multimédia, permettant l'intégration de services de messagerie et d'archivage d'entités hétérogènes (données informatiques, texte, parole numérisée, pages télécopieurs, etc.). Des interfaces spécialisées sont en cours de réalisation pour la connexion, dans un premier temps, d'un télécopieur, d'un terminal graphique et d'une régie numérique d'abonnés.

Le quatrième projet (Carte à microprocesseur) s'attaque au problème de la sécurité dans le transport des logiciels, de leur authentification en local ou à distance, et de leur protection.

Enfin, le dernier projet recouvre une série de travaux de recherche sur l'architecture des machines langages et, plus particulièrement, les structures de machines adaptées aux langages de très haut niveau, aussi proches que possible des besoins des utilisateurs.

Xavier Dalloz

La restructuration de Feutrier : pour quelles raisons ?

Comme nous l'avons annoncé en son temps, Feutrier s'est restructurée il y a quelques mois, en regroupant sous une même entité ses deux précédentes sociétés : Feutrier Rhône-Alpes et Feutrier Ile-de-France. On s'étonne toujours de ce genre d'opération, surtout lorsque la profession connaît des déboires douloureux.

Au cours d'une entrevue que nous a récemment accordée Jacques Feutrier, nous lui avons naturellement demandé les raisons de cette décision. Le directeur général de l'entreprise s'exprime clairement : *« Nous avions tout en double, les stocks, les structures informatiques et administratives, etc., ce qui devenait coûteux. La création de Feutrier Ile-de-France, en 1976, est le fait de circonstances du moment, puisque, à l'époque distributeur de province, nous nous attaquions au marché de la région parisienne. Il fallait montrer notre résolution vis-à-vis des « parisiens »... Depuis, les choses ont changé. Nous réalisons plus d'un tiers de notre chiffre d'affaires dans la région parisienne et le reste en province. En pratique, la fusion des deux sociétés n'aura que d'heureuses conséquences pour nos clients. Nous avons une meilleure connaissance de nos stocks, nous renforçons nos structures de vente, en particulier sur Paris, nous sommes capables de livrer dans la journée sur la région parisienne, etc. ».*

Il n'empêche que la décision a dû être un peu accélérée par la crise des composants, car pour Feutrier comme pour les autres (mais ça ne console personne), 1985 n'est pas un bon souvenir. Comme ses activités sont constituées pour les deux tiers environ par les composants, et que l'exercice actuel part d'avril 1985, soit pratiquement en même temps que se déclenche la crise, il est certain que la progression du chiffre d'affaires va nettement marquer le pas. Jacques Feutrier estime, d'abord, que le sort est ironique, qui fait que tout l'exercice va porter sur la plus mauvaise période de crise, ensuite que le CA 85/86 sera du même niveau que celui de 84/85, soit environ 200 MFF (la progression avait été alors de 32 % par rapport à l'année précédente).

Fort heureusement pour elle, l'entreprise s'est intéressée au marché des systèmes industriels et de la péri-informatique, il y a deux ans environ (activité qui représente maintenant 25 % de ses ventes et s'est comportée beaucoup mieux que celle des composants). Cette activité est appelée à se développer, avec la recherche de nouvelles cartes (*« mais des bonnes »*) qui permettront de mieux couvrir la gamme.

Dans le domaine de l'informatique industrielle, Feutrier distribue les cartes et systèmes de développement de Gespac (créateur du bus G 64 et G 96 au format européen), les cartes VME Xycom, les systèmes et cartes Motorola ; en péri-informatique, les terminaux multi-émulation Ampex (dont on connaît l'abandon de l'activité Winchester), les imprimantes Epson et Genicom.

Feutrier a également une activité dans le domaine de l'informatique de gestion avec Altos et ses micro-ordinateurs 8, 16 et 32 bits, associés éventuellement au réseau local du fabricant.

Aujourd'hui, Feutrier, qui emploie cent cinquante personnes environ, dispose d'une dizaine d'agences implantées dans les principales métropoles françaises et fait partie du groupe CDME, dont il constitue un des trois pôles nationaux avec Facen et Générim. Cette appartenance à un groupe qui pèse quelque cinq milliards de francs de chiffre d'affaires, l'expérience acquise au cours des années passées dans la distribution (considérée comme le réel prolongement de la force commerciale du fabricant avec tout ce que cela implique en matière d'assistance technique), et probablement aussi l'espoir de voir une prochaine reprise du marché des composants (au cours du second semestre) rendent Jacques Feutrier très confiant pour l'avenir. *« La restructuration de l'entreprise en améliore l'efficacité. C'est donc une bonne raison pour nous en réjouir. »*

Modeste Hersais

□ **Sferca propose Imagin, un progiciel de CAO de synoptiques,** composé de trois modules : un éditeur graphique orienté GKS, un configurateur destiné à créer les liens physiques/graphiques et un animateur, chargé de la récupération des données et de leur interprétation graphique. La modularité et la structuration du logiciel Imagin permettent son transport sur toute machine graphique. Il est actuellement opérationnel sur BFM 186.

□ **Micro Connection International distribue Fasback,** une sauvegarde pour disque rigide. C'est un logiciel fourni (associé à Frestore, logiciel de récupération) sur une disquette de 360 K. Il sauvegarde un disque de 10 M octets sur IBM-PC, avec un seul lecteur de disquettes, en huit minutes, sur vingt-trois disquettes 5 pouces 1/4.

□ **dBIIICompiler,** compilateur du langage de commande de dBase III, est désormais **disponible chez ACE** en version multi-utilisateur sous Unix system V (ATT 7300) et sur les réseaux locaux compatibles Dos 3.1 (Novell, 3Com,...). Les principaux avantages de dBIIICompiler sont sa portabilité, l'accélération des applications compilées, une meilleure protection des programmes, et la possibilité d'utiliser ou de commercialiser librement les applications compilées qui s'exécutent sans la présence de dBase III ni de RunTime.

□ **Unic Systèmes présente Uninom,** logiciel de nomenclature automatique permettant aux utilisateurs d'Autocad d'obtenir, sans en sortir, sous forme de tableau (quantitatif et descriptif) la liste de tous les éléments de bibliothèque contenus dans leurs dessins. Il fonctionne sous MS-Dos et nécessite 32 K octets de Ram.

□ **Softi a développé Cad-PCF et Cad-Elec,** menus pour logiciel Autocad. Ces deux produits comprennent une planche pour les tables à numériser Kurta et la bibliothèque de symboles associés. Chaque symbole est accessible, tout comme les principales fonctions d'Autocad, à partir de la tablette. Cad-PCF est conforme à la Norme Isa, Cad-Elec à la norme C15100.

□ **Tektronix présente une nouvelle interface** associant son logiciel de placement et de routage automatique pour circuits prédiffusés Merlyn-G au progiciel d'aide à la conception assistée par ordinateur, CAE 2000. Ce logiciel est conçu pour traduire des structures de données et des fichiers de conception obtenus au niveau du schéma en entrées de préprocesseur Merlyn-G afin de les rendre aptes au placement physique. Il peut fonctionner sur des stations de travail Apollo, des systèmes informatiques Vax et MicroVax ainsi que sur la station Tektronix TekStation AT.

□ **Tandem a signé un accord de commercialisation** du logiciel compatible Pick avec la Société Ever-On (Houston/USA). Le logiciel d'Ever-On apporte tous les avantages des systèmes Tandem. En plus de ses caractéristiques de résistance aux pannes et de modularité des systèmes Non-Stop, il supporte une grande variété de protocoles de communication (X.25, Hyper Channel, SNA et 3270) et des langages de programmation évolués (Fortran, Cobol, C).

Western Digital et sa nouvelle division « Périphériques spéciaux »

Western Digital est bien connue depuis quinze ans pour sa maîtrise de la technologie Mos, dans le domaine des contrôleurs de communication et de gestion des mémoires de masse. L'entreprise a récemment créé une nouvelle division, dite « Périphériques spéciaux », qui élargit son champ d'action. A cette occasion, nous avons rencontré Michel Ouaknine qui a pris en charge le bureau de liaison, établi il y a environ un an à Paris.

Première nouvelle que nous annonce M. Ouaknine, c'est que le bureau de liaison de Paris devient une SARL au capital de cent mille francs ; ce changement de statut montre que l'entreprise américaine entend s'implanter en Europe pour assister techniquement et directement ses clients, si le besoin s'en fait sentir. Les produits sont maintenant commercialisés en France par l'intermédiaire de trois distributeurs : Datadis, Miel et Technology Resources (qui avait auparavant l'exclusivité de la marque).

Deuxième nouvelle, les « périphériques spéciaux » ne sont pas destinés uniquement au marché OEM, mais également à l'utilisateur final. La division qui s'en occupe réalise des produits finis à partir des composants et des cartes, dont l'entreprise s'est fait une spécialité. Dans un premier temps, elle s'est consacrée aux mémoires de masse portables pour IBM-PC et compatibles. C'est ainsi qu'elle a développé les produits suivants, dont la plupart sont déjà disponibles :

— WD 10i/20i : kits d'extension de mémoire de masse pour PC ou XT avec Winchester 10 ou 20 M octets, contrôleur et câble commercialisés aux prix respectifs de 5 400 et 6 800 FF environ ;

— WD 10 iFC Filecard : Winchester 3 pouces 1/2 avec contrôleur monté sur une carte au format PC (prix : 11 000 FF) de capacité 10 M octets (une version 20 M octets prévue) ;

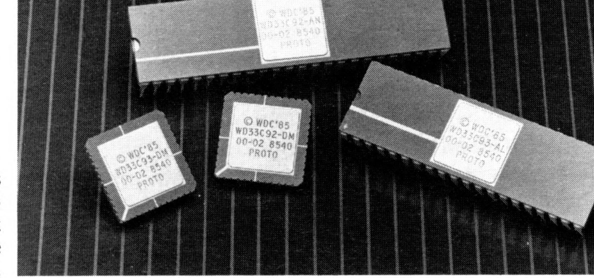
— WD 10x ou 20x Portafile : coffret avec contrôleur, alimentation, interface Sasi ou PC/XT et Winchester 10 ou 20 M octets (prix : 13 000 FF pour les 20x) ;

— WD 60 Ti : système de sauvegarde sur bande 60 M octets avec logiciel commandé par menu pour intégration dans XT ou AT (prix : 14 000 FF) ;

— WD 60 Tx : même produit que les 60 Ti, mais en coffret avec alimentation et interface PC/AT (prix : 16 000 FF).

Dans la gamme plus traditionnelle, Michel Ouaknine nous a présenté d'autres nouveautés (mais pas d'une actualité très brûlante, puisqu'on a pu les voir, en première mondiale toutefois, au récent Salon des Composants).

Il s'agit d'abord d'un contrôleur SCSI, référencé WD 33C92 (compatible TTL) ou 93 (sortie du bus avec amplificateur 48 mA) réalisé en technologie C-Mos, 3 microns. Le circuit peut constituer une interface SCSI soit côté ordinateur, soit au niveau du périphérique, auquel cas il permet la communication entre le processeur local et le bus SCSI. Ce circuit, présenté en boîtier Dip ou Lcc, vient d'entrer en production ; son esprit unitaire est de l'ordre de 250 FF par quantité de cent.



Les contrôleurs WD 33 C 92 et 93 de Western Digital sont réalisés en technologie C-Mos 3 microns.

La carte de communication X25, référencée WD 4025, est un autre produit intéressant puisqu'elle assure la gestion des niveaux 1 et 2 de la procédure X25. Destinée aux PC, XT ou AT et compatibles, elle utilise un WD 2511 pour le contrôle des flux d'informations et divers tampons d'émission/réception, déchargeant ainsi l'unité centrale des tâches de communication. Elle permet de faire dialoguer, par réseau commuté, lignes spécialisées ou réseau local, des ordinateurs différents pourvu que la gestion de communication soit la même pour tous.

A.C.

Sonepar : un groupe de distribution international

Au cours d'une récente conférence de presse, le groupe Sonepar a fait le point de ses activités, notamment dans le secteur de l'électronique où il n'est pas encore très connu en tant que tel, bien qu'il y soit présent depuis plus de dix ans. Mais on ne doit guère s'en étonner, puisqu'il s'agit d'une société « holding » regroupant des grossistes en matériel électrique (sous la bannière Sonepar Distribution) ou des distributeurs de produits électroniques (à l'enseigne de Sonepar Electronique).

Le groupe a été créé en 1960 pour constituer un ensemble dit de *« distribution technique professionnelle »*, particulièrement voué au matériel électrique. En fait, il prend progressivement le contrôle de plusieurs entreprises réparties sur toute la France, et commercialisant en gros ce type de matériel à des professionnels du secteur électrique.

En 1974, le groupe s'intéresse à l'électronique (la progression du marché de l'équipement électrique est relativement plate) et crée, en conséquence, Sonepar Electronique. En quelque dix ans, cette deuxième activité a pris une belle extension, même si elle reste largement la *« cadette »* du groupe (chiffre d'affaires d'un milliard de francs pour l'électronique à comparer aux sept milliards du secteur électrique).

En 1985, les résultats de Sonepar Electronique ont naturellement été affectés par la crise qui sévit dans les composants (lesquels représentent 70 % et 20 % de ses ventes, respectivement pour les actifs et les passifs). Mais, malgré une baisse moyenne de l'ordre de 20 % du prix des circuits intégrés, le chiffre d'affaires de 1984 est maintenu, grâce à la vente d'un million de pièces de plus qu'en 1984. On est évidemment loin des 60 % de progression réalisée entre 1983 et 1984. Cependant, les dirigeants restent confiants pour l'avenir et affirment qu'ils n'entendent pas *« réduire en quoi que ce soit les projets de développement , tant en France qu'à l'étranger »*.

Aujourd'hui, Sonepar Electronique détient la majorité du capital d'une dizaine de distributeurs, ce qui représente au total deux bonnes douzaines d'agences réparties sur tout le territoire (voir **« encadré »** ci-contre). Les implantations en Europe sont encore relativement modestes (trois distributeurs et six agences), mais comme on l'a vu, la société a des ambitions de ce point de vue.

J.M.

L'implantation de Sonepar Electronique

En France

— Almex (Paris, Lyon, Rennes, Toulouse) ;
— Europavia France (Paris) ;
— Franelec (Paris) ;
— ICC (Bordeaux, Toulouse, Marseille, Clermont-Ferrand) ;
— La Règle à calcul (Paris) ;
— PEP Sinfodis (Paris, Lyon) ;
— Sanelec (Lille, Strasbourg) ;
— Scaib (Paris, Lyon, Grenoble, Nantes, Toulouse, Bordeaux, Lille) ;
— Sonel-Rohe (Paris).

En Europe

— Rodelco (Breda, Bruxelles) ;
— Selco (Madrid, Barcelone, Bilbao) ;
— Van Reysen (Delft).

La CSEE et le service IAO

Poursuivant ses activités liées à la CAO, la CSEE vient de mettre sur pied le premier centre français de service en IAO. Le Cetia, implanté à Toulon, assurera toutes les étapes de l'élaboration d'un circuit personalisé : depuis la conception logique jusqu'aux tests de circuits en passant par la conception physique et la fonte, en liaison avec les industriels compétents. Pour ce dernier point, la CSEE a déjà des contacts sérieux avec NS, MHS, Thomson, Texas, VTI, RCA et Nec.

En ce qui concerne les stations de travail disponibles, la solution adoptée est plutôt multisource, puisque, aux dédales des bureaux d'études, nous avons pu voir cohabiter Sun, Megatek, ComputerVision, Unigraph, MicroVax, etc. D'ailleurs, Claude Bozzo, directeur technique de la CSEE, ne cache pas son ambition de marier ces éléments au travers d'un réseau afin de « ne pas se laisser enfermer dans un système ». Les logiciels sont également issus de plusieurs sources parmi les plus connues de la profession : Merlyn, Cadat, Circad, Cal-Mp, au total une vingtaine.

Pour l'instant, une trentaine de VLSI ont été développés depuis 1984. A terme, la CSEE pourrait « sortir » une quarantaine de circuits par an. A comparer avec ses homologues américains qui annoncent le chiffre d'une puce par jour. Il faut que le marché et les moyens mis en œuvre ne soient effectivement pas les mêmes. Pourtant, ce créneau est appelé à se développer puisqu'une récente étude montre que la croissance du marché des « semi-customs » passera de 550 en 1985 à 2 200 millions de dollars en 1990.

La CSEE, qui s'adresse au paysage industriel de la France donc aux PME, espère réaliser un chiffre d'affaires de 55 millions de francs cette année et atteindre l'équilibre financier.

Ch. C.

Analog Devices commence l'année sur les chapeaux de roues

Analog Devices (AD) propose trois nouveaux circuits monolithiques analogiques/numériques tout à fait remarquables : le convertisseur A/N 12 bits le plus rapide de l'industrie, une unité de calcul analogique (analog computational unit, ou Acu) et un convertisseur N/A de 14 bits quatre quadrants.

L'Acu AD 538 dispose d'une fonction de transfert Vout = Vy $(Vz/Vx)^m$ qui permet d'effectuer des multiplications et des divisions, d'élever à la puissance ou d'extraire la racine. Il fonctionne sur des courants ou des tensions analogiques et une bande passante typique de 400 kHz.

En attribuant à une ou deux variables dans l'expression une valeur constante, l'unité devient simplement multiplieur ou diviseur, ou peut élever une variable ou son inverse à une puissance donnée. Sans référence externe, l'unité effectue des multiplications de cadran et, avec quelques dispositifs supplémentaires, elle peut effectuer des multiplications et des divisions deux quatrants.

L'AD 538 effectue la division de signaux numériques sur une gamme dynamique supérieure à 1 000/1, ce qui, selon AD, multiplie par vingt la puissance de calcul des diviseurs disponibles sur le marché. Ce nouveau boîtier améliore les performances des unités hybrides existantes et dispose d'une fonction de décalage en entrée inférieure à 100 µV. L'AD 538 est destiné au traitement du signal en temps réel en avionique, dans les applications industrielles et les instruments médicaux.

L'AD 538 fonctionne en bi-voltage 4 et 18 V. Il est présenté sous boîtier céramique Dip à 18 broches, en version militaire ou industrielle. Par quantités de cent, les prix varient entre 17,50 et 31,95 $ l'unité. Ils sont disponibles dès maintenant.

Le convertisseur 12 bits le plus rapide

Annoncé comme le Can 12 bits monolithique le plus rapide du marché, l'AD 7572 convertit en 5 µs, temps maximal, c'est-à-dire deux fois plus vite que les produits monolithiques concurrents, et huit fois plus vite que les Can 12 bits C-Mos.

L'AD 7572 a l'avantage d'être beaucoup moins cher que ses concurrents pour des vitesses identiques. On peut aussi l'avoir dans une version plus économique avec un temps de conversion de 12,5 µs. Le temps d'adressage des données de 70 ns et le temps de repos du bus de 40 ns permettent au convertisseur d'être connecté sur tous les bus de microprocesseurs rapides. Un microprocesseur peut lire les données soit sur un format parallèle de 12 bits soit sur un format de 8 + 4 bits.

L'AD 7572 comporte une référence de tension Zener intégrée au dispositif. La dissipation est de 215 mW au maximum. Le dispositif est encapsulé dans un boîtier Dip étroit, de 0,3 pouce de large, muni de 24 broches, ou en boîtier LCC de 28 broches. Les versions de l'AD 7472 comprennent neuf qualités différentes de circuits de 5 et 12,5 µs, avec des gammes de température commerciales, industrielles et militaires. Les qualités JN et AQ sont déjà disponibles ; les autres le seront en mars prochain. Les prix s'échelonnent entre 35 et 197 $ l'unité par quantités de cent.

Un convertisseur N/A de 14 bits

L'AD 7536 est un nouveau CNA monolithique de 14 bits. Il effectue des multiplications quatre quadrants de haute précision sans résistance externe. Cette unité est destinée aux applications de systèmes de commande, aux systèmes audionumériques, aux boucles d'asservissement de précision et aux équipements militaires de haute précision.

La monotonicité est garantie sur la plage des températures militaires, avec référence de tension externe et deux amplificateurs opérationnels nécessaires au fonctionnement bipolaire. Le courant de fuite est limité à 20 nA pour une température de 125 °C. Ce nouveau CNA fonctionne avec une alimentation de 12 et 15 V et une dissipation maximale de 60 mW. Il comprend deux registres d'entrée à double tampon qui permet un chargement double d'octets à partir d'un bus de 8 bits ou un chargement large de 14 bits à partir d'un bus de 16 bits.

L'AD 7536 est disponible sur stock en boîtier céramique Dip à 28 broches dans les versions commerciales, industrielles et militaires dont le premier prix est de 18,95 $.

S.B.

Fujitsu produit en masse des Eprom de 512 K C-Mos

Fujitsu Ltd, basée à Santa Clara, Californie, est la première aux Etats-Unis à produire en masse une Eprom C-Mos de 512 K. La version N-Mos viendra plus tard.

Fujitsu Microelectronics, filiale de la société pour la commercialisation des produits aux Etats-Unis, propose la MBM 27 C 512, sous boîtier céramique Dip et LCC. Elle dispose d'un brochage Jedec, d'une tension de programmation standard de 12,5 V, et elle peut être prise en charge par de nombreux programmateurs de Prom.

Elle offre les avantages d'une unité à basse puissance, avec une consommation maximale en attente d'1/2 mW. Les unités classiques de 512 K en N-Mos ont une consommation d'attente environ quatre cents fois supérieure. La nouvelle unité est disponible en trois options de temps d'accès : 200 ns, 250 ns et 300 ns. Le premier prix est de 50 $ pièce par

quantités de 100, tandis que celui des unités N-Mos est maintenant de 30 $.

Fujitsu a estimé préférable d'attaquer d'emblée certains créneaux du marché où les C-Mos sont indispensables, réservant la sortie des N-Mos pour plus tard, la demande restant assez réduite pour l'instant. *« Les créneaux des C-Mos sont concentrés dans l'industrie où les basses puissances sont recherchées »*, explique Steve Lau, directeur du marketing. *« Les petits ordinateurs n'ont pas encore besoin d'Eprom puissantes à faible consommation d'énergie mais ils en auront besoin d'ici deux ans »*, poursuit-il.

Avec la montée en volume de la production vers le milieu de 1987, le prix des C-Mos dépassera probablement celui des N-Mos de 20 à 25 % pour des vitesses identiques. ■

NOTE POUR VOUS

☐ **La société anglaise General Electric Company et Thomson ont signé un protocole d'accord pour la mise en œuvre d'un programme quinquennal** de développement d'outils de conception et de production dans le domaine des circuits intégrés spécifiques (« Asic ») C-Mos à hautes performances. GEC au travers de sa filiale à 100 % Marconi Electronic Devices à Lincoln (UK) et Thomson par sa filiale Thomson Semiconducteurs à Paris sont d'accord pour coopérer au développement rapide d'un service de conception et de production rapides de circuits prototypes HC-Mos qui : améliorera le potentiel européen en « Asic » en réduisant leur temps de conception et de réalisation de circuits prototypes ; servira avec la rapidité souhaitable les marchés européen et mondial des « Asic », notamment dans les domaines de l'informatique, des télécommunications et du traitement de signal ; établira une double source européenne pour les circuits spécifiques HC-Mos à hautes performances (1,2 puis 0,8 micron). La coopération technique entre les deux compagnies européennes a été organisée en deux phases : une phase à court terme de deux ans (1986-1987) à l'intérieur d'un plan à moyen terme de cinq ans (1986-1990). L'objectif initial est de disposer d'une technologie de « personnalisation » de circuits HC-Mos par gravure directe par machine à faisceaux d'électrons à deux puis trois couches métal, cette technologie étant remplacée par une technologie à trois couches d'interconnection à la fin du programme. Parallèlement, l'accord prévoit le développement de macrocellules combinables de complexité croissante et l'association des capacités des deux compagnies en matière de conception de macrocellules. Ces macrocellules devront pouvoir être utilisées comme macrocomposants de circuits clients et servir à la création d'une nouvelle famille de blocs semi-standard programmables ou mégachips.

La protection juridique en informatique

La protection juridique en informatique est un problème fondamental et, bien évidemment, c'est la protection du logiciel qui en constitue le principal chapitre. Malgré l'incroyable série noire des catastrophes ferroviaires et aériennes, l'été 1985 aura également eu sa part de bonnes nouvelles dont la plus importante : le droit français s'est enfin doté d'un système juridique permettant aux créateurs de logiciels de disposer d'armes juridiques spécifiques, par la loi du 3 juillet 1985.

Les lecteurs connaissent bien l'importance de la protection des logiciels. En effet, le concepteur mesure tous les jours les coûts de développement et de maintenance d'un programme, les coûts de la protection et le manque à gagner consécutif au piratage des programmes. L'utilisateur, quant à lui, connaît l'économie réalisée par le piratage illégal d'un programme, économie qui se chiffre à plusieurs milliers ou dizaines de milliers de francs.

L'importance du piratage logiciel

L'industrie française du logiciel représente, toutes catégories confondues, un peu moins de 20 milliards de chiffre d'affaires et occupe la première place européenne. Mais, pourtant, elle pourrait faire beaucoup mieux car, comme dans toutes ses activités économiques, elle éprouve de grandes difficultés à s'imposer sur le marché. Pour comble de malheur, ces programmes sont victimes d'un piratage systématique. En effet, le déplombage, quelle que soit la catégorie des programmes, représente 90 % du nombre de ceux-ci et les copies illégales deux à trois fois le volume des exemplaires commercialisés.

Les parades au piratage

La protection logicielle des programmes : cette technique a montré son incapacité de freiner les copies. Pire, certains esprits malfaisants en font une industrie à part entière. Ainsi, le « déplombage » d'un logiciel prend en moyenne moins de trois minutes. Certains logiciels sont apparus sur le marché parallèle de la micro-informatique qui n'ont d'autre vocation que l'aide au piratage, et ils sont d'une efficacité redoutable. Certains constructeurs connus de micro-ordinateurs ont profité largement de cette situation en garantissant, non officiellement bien entendu, les acheteurs de matériel de la disponibilité de logiciels performants dans des conditions plus qu'intéressantes. Certains distributeurs de ces machines en font encore aujourd'hui un argument de vente majeur...

La protection matérielle : devant l'échec des protections logicielles, les créateurs se sont ingéniés à inventer des protections matérielles qui obligent l'utilisateur à disposer d'une sorte de clé physique pour faire tourner le programme. Les résultats sont loin d'être concluants.

La troisième parade est inattendue, mais il semble que ce soit la plus réaliste et elle commence à connaître un vif succès dans la vente des logiciels pour micros aux Etats-Unis. Elle consiste tout simplement à vendre des programmes sans protection, ni logique, ni matérielle, mais économique.

L'idée est excellente : on divise le prix du programme jusqu'à ce que les utilisateurs n'aient plus aucun avantage à se procurer un programme copié. L'expérience montre la réussite de ce procédé. Effectivement, pourquoi se procurer un programme sans aucune garantie, ni documentation, ni service après vente quand, pour quelques dollars de plus, on bénéficie de toutes ces assurances ?

Malgré le succès de ce système, il faut sans doute modérer son enthousiasme car il ne se comprend que dans un marché porteur, c'est-à-dire celui de la micro-informatique. Mais, le marché de la mini et de la grosse

informatique ne dispose pas d'un parc d'ordinateurs assez fourni pour rentabiliser de telles opérations. L'écroulement du marché de la mini informatique laisse encore planer un doute sur l'avenir de ce procédé.

Il reste donc **la protection juridique.** Depuis le 1er janvier 1986, un texte de loi permet aux auteurs de programmes de procéder à la saisie des copies illégales et à la poursuite des responsables et utilisateurs de ces copies.

Les différentes formes de protection

Avant que la loi du 3 juillet 1985 ne soit votée, les victimes de piratages informatiques ne savaient pas très bien quelle législation utiliser pour obtenir réparation. Tout d'abord, il est apparu logique d'attaquer le responsable du piratage sur les bases toutes simples de la responsabilité. L'article 1382 du code civil, sûrement l'article le plus important du droit français, dispose : *« Tout fait quelconque de l'homme qui cause à autrui un dommage oblige celui par la faute duquel il est arrivé à le réparer »*. Cette disposition est naturellement tout à fait utilisable en informatique : celui qui divulgue et utilise le logiciel d'un tiers sans avoir payé les droits s'y rapportant cause un dommage au concepteur, dans le sens de l'article 1382.

Mais ce système juridique souffre d'un handicap : il faut prouver la faute, c'est-à-dire qu'il ne suffit pas de constater le dommage, il faut aussi prouver que l'agissement par lequel le détournement a eu lieu constitue bien une faute au sens de l'article 1382 du code civil. Cette preuve, l'expérience jurisprudentielle le montre, n'est pas facile à apporter. Néanmoins, ce moyen juridique est quelquefois très efficace.

Après ce premier réflexe (quand on subit un dommage, on pense toujours, dans un premier temps, à 1382...), les victimes se tournent vers l'action en concurrence déloyale. Elle consiste à poursuivre une personne qui, par des manœuvres, des détournements et l'entretien d'une confusion, porte atteinte aux activités lucratives d'un concurrent.

On constate donc que cette action est réservée aux professionnels de l'informatique. Elle exclut donc les personnes morales ou physiques qui ne sont pas distributeurs ; cette action ne permet pas de poursuivre les fraudeurs non commerciaux. En définitive, le principal intérêt de cette arme juridique est de pouvoir demander au tribunal de commerce des mesures propres à mettre fin aux troubles de concurrence déloyale et de faire cesser la situation dommageable.

Devant ces instabilités jurisprudentielles, les auteurs ont pensé à la brevetabilité des programmes informatiques. Le brevet d'un produit est un droit exclusif accordé par l'Etat français pour exploiter une invention. C'est un monopole privé, protégé par la puissance publique.

Une invention doit avoir des caractéristiques bien précises : la nouveauté et la possibilité d'industrialisation du produit. Ces caractéristiques sont relativement peu applicables aux logiciels et aux progiciels qui entrent ainsi rarement dans le champ des brevets. Seuls certains, comme de nouveaux programmes de base ou d'intelligence artificielle et de processus industriels obéissent à ces obligations.

Enfin est arrivée la loi du 13 Juillet 1978 venue retrécir encore le champ de la brevetabilité des programmes informatiques. Cette loi dispose tout simplement que les logiciels ne peuvent pas faire l'objet de brevet, du moins tant que le logiciel constitue un programme à titre principal. Seul le programme annexe d'une invention industrielle brevetée peut entrer dans le champ d'application de la loi sur les brevets. La brevetabilité des logiciels ne concerne qu'une infime minorité des programmes.

Finalement, il ne faut pas trop le regretter. En effet, la brevetabilité a l'énorme inconvénient de compter des délais très importants entre la demande et l'admission effective de la brevetabilité. Ces délais sont incompatibles avec la durée de vie moyenne d'un logiciel. De plus, les dépôts de programme coûtent relativement cher, surtout dans le cadre de protections internationales.

Ensuite, les informaticiens se sont tournés vers le droit de la marque qui permet de laisser sur un programme un signe distinctif déposé officiellement et qui permet donc de reconnaître les marques au sein du marché. Mais, ce procédé ne protège que la marque, c'est-à-dire que l'action juridique comparera, non pas la programmation en elle-même, mais les signes distinctifs extérieurs des produits. Par exemple, des similitudes de noms des produits, des figurines ou autres signes de reconnaissance feront l'objet du discours juridique.

Les informaticiens ont aussi eu recours à la protection des dessins et modèles dont peut bénéficier un programme. Mais, cette protection exige des aspects graphiques et artistiques qui ne sont pas la particularité des programmes professionnels. Néanmoins, cette protection est efficace pour le matériel et certains logiciels ludiques.

Il a donc fallu trouver une législation assez ouverte et assez stricte à la fois, qui permette d'assurer au vendeur d'un programme une protection efficace. Mais, bien entendu, quelle que soit sa sévérité, la loi ne peut empêcher la copie personnelle d'un programme. Il suffit pour cela d'un peu (quelquefois un tout petit peu) de savoir faire pour recopier un programme. D'ailleurs, certains constructeurs ont profité et, peut-être même favorisé les piratages pour vendre ainsi des petits ordinateurs sans investissement logiciel important. C'est un bon argument de vente, non ?

Toujours est-il que les juristes se sont tournés vers la protection par le droit d'auteur. Cette législation est en partie reproduite dans tous les livres et publications : « La loi du 11 mars 1957 n'autorisant, aux termes des alinéas 2 et 3 de l'article 41, d'une part, que les copies et les reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, toute représentation ou reproduction intégrale ou partielle, faite sans le consentement de l'auteur ou de ses ayants droit ou ayants cause est illicite .»

Le 3 juillet 1985, cette loi de 1957 a été complétée par des dispositions propres aux programmes informatiques.

François Sartre

Circuits programmables : vers la fin des fusibles ?

Les technologies fournissant des circuits programmables rapides bougent. Que ce soit pour les Pal ou les Prom, les circuits bipolaires se voient contestés sur un terrain qui était jusqu'alors leur domaine exclusif par des circuits C-Mos performants qui arrivent avec des arguments de poids : fiabilité, vitesse, dissipation plus faible permettant parfois une augmentation spectaculaire de la « densité fonctionnelle » de boîtiers dont la taille n'est plus conditionnée par des considérations de dissipation. C'est ainsi que plusieurs fabricants proposent en C-Mos des Prom de temps d'accès comparables à leurs homologues bipolaires, des Pal spécifiés à 20 MHz et jusqu'à des micros en tranches rapides n'offrant pour seule différence de performances avec leurs homologues qu'une consommation divisée par dix (série 29xxx d'AMD reprise par Cypress).

Cette évolution est une bénédiction pour ceux qui, comme l'équipe du Cnet, étudient et produisent en séries très courtes des cartes électroniques performantes et sont contraints de recourir à des circuits programmables, mais ne peuvent se permettre de laisser sortir de chez eux des cartes dont la faible fiabilité risque de les obliger à passer plus de temps qu'il n'est raisonnable en maintenance et, dans le cas d'une entreprise commerciale, à perdre de l'argent et probablement des clients !

Une longue expérience des PAL

L'équipe « signalisation par canal sémaphore » du Cnet utilise des Pal depuis 1982. Compte tenu du fait que ceux-ci sont surtout utilisés en laboratoire ou pour de très courtes séries, on peut considérer qu'elle en consomme des quantités appréciables.

L'activité de l'équipe a commencé en 1981. Il s'agissait de réaliser un coupleur permettant de valider le protocole de niveau 2 du système de signalisation Ccitt # 7 et de fournir des arguments à d'éventuelles contributions françaises avant que ce niveau 2 ne soit figé sur le plan international (avis Q703 du Ccitt). A terme, il devait être utilisable comme outil de test et d'accès à un réseau Ccitt # 7 expérimental.

Le cahier des charges était donc le suivant :

— faire un coupleur très puissant sur le plan temps réel et évolutif pour cause de spécifications de protocole en gestation ;

— réaliser très vite une version utilisable ;

— compte tenu de la quantité envisagée, ne pas s'attarder au coût des composants ;

— pour disposer sans problème d'un support pour la mise au point et les niveaux de protocole supérieurs, le faire sous forme de module d'échange pour la SM90 (mémoire double accès).

Ces trois derniers points en particulier ont amené à utiliser de la mémoire statique.

Les contraintes temps réel très strictes (une interruption par canal toutes les 280 μs pendant la plus grande partie du temps) impliquent un contrôleur d'interruptions, et le nombre élevé de vecteurs recherché un contrôleur d'interruptions différent de celui du constructeur du microprocesseur (plus d'interruptions, plus de fonctions... et moins de problèmes).

Enfin, le contraste entre la lenteur des modules d'échange alors disponibles sur SM90 (8080) et le niveau de performances nécessaire a incité à minimiser la surface des fonctions communes à n'importe quel coupleur, de façon à faire de cette partie commune (microprocesseur, DMA, mémoire et contrôleur d'interruption) la base idéale d'autres modules d'échange performants.

Ces raisons ont amené à utiliser des Pal dans les organes suivants : déco-

(suite page 22)

NOTE POUR VOUS

☐ **La société française Energie,** spécialisée en sécurité informatique, annonce l'introduction dans son capital de son principal fournisseur, **le fabricant italien Irem,** leader européen du conditionnement de réseau. Le capital de l'entreprise, désormais dénommée Energie-Irem, passe de 250 000 à 900 000 FF. Elle propose une gamme complète de produits : conditionneurs électroniques de réseau, transformateurs à haute immunité, distributeurs secteur aux filtres intégrés, régulateurs de tension, alimentations sans coupure, etc.

☐ **Informatica lance VTS.** Il s'agit d'un serveur à base d'IBM-PC avec des terminaux Minitel. Tournant sous QNX (Unix-like), VTS peut comporter jusqu'à 255 serveurs (réseau Arcnet) de 99 nœuds chacun. Le prix d'un serveur plus deux postes est de 16 500 FF, et Informatica espère réaliser un CA de 5 millions de francs pour 1986. Ce serveur a été choisi par le Forum IBM-PC pour l'animation télématique de l'exposition.

LOGICIEL

☐ **Intersys Graphic,** déjà connue pour ses applications dans les domaines de la photocomposition (Datacompo), du traitement d'image (Datacopy) et de la CAO 3D (Silicon Graphics) **étend ses activités à la CAO** de circuits imprimés. Le logiciel Compocad permet la saisie de schémas, l'implantation manuelle des composants et le routage manuel avec un chevelu généré automatiquement d'après une net-liste. Il fonctionne sur IBM-PC/XT ou AT associé à un calculateur Modula afin de conserver la rapidité propre au processeur 2901 bit-slice de celui-ci, tout en permettant l'accès à un réseau Ethernet.

☐ **Applix** a porté son logiciel de bureautique Alis sur les stations de travail Domain d'Apollo Computer.

☐ **Intergraph et Tangent Systems** annoncent que les bibliothèques des cellules précaractérisées C-Mos 2 et 3μ de NCR/Motorola seront disponibles sur le sytème de conception automatisée de circuits intégrés Tancell, dans le courant de l'année 1986. Tancell a été développé par Tangent Systems et est commercialisé par Intergraph en vertu d'un accord de coopération commerciale.

☐ **Award Software a développé Laser-Press,** logiciel conférant aux imprimantes à laser Hewlett-Packard et compatibles les mêmes possibilités d'édition que celles d'une imprimerie (choix des fontes de caractères justification, espacement, etc.).

☐ **Grafix Connection et DDD Software** annoncent le logiciel graphique Perspective. C'est un produit 3D de schémas scientifiques ou d'entreprise pour ordinateur personnel.

☐ **Digital a exposé sa stratégie bureautique en France.** Elle est basée sur la normalisation (Iso, Osi, X400, Transpac, SNA, Iges, Regis), l'ouverture (passerelles vers IBM et Wang) et la compatibilité sur toute sa gamme. Deux produits ont été présentés : All-in-1 V2 est un traitement de texte et de document, WPS-Plus intégré au précédent effectue le traitement de données.

☐ **General Electric Calma a annoncé avoir reçu une commande de 7,8 M$** pour la fourniture de ses systèmes de CAO à la République populaire de Chine. Considérée comme étant la plus grosse commande jamais passée par la Chine en matière de systèmes de CAO, ce contrat suit de très près la commande d'un million de dollars passée à General Electric Calma par Pvra Petoletka Trstenik (Yougoslavie).

☐ Dans le cadre de sa politique de recherche et développement en intelligence artificielle, la société **Cril vient de créer un Centre de recherche et développement** à Rennes sur la Zirst Atalante. Ce centre, dirigé par Patrick Clément est appelé à se développer progressivement. Il comprend dix ingénieurs et en regroupera quinze à vingt avant la fin de l'année 1986.

☐ **Valid Logic Systems a annoncé la signature avec IBM d'un contrat de revendeur** spécialisé avec valeur ajoutée (VAD), ce qui permet à Valid de devenir la première société extérieure à IBM à vendre la gamme de produits IBM 3270 PC/AT. Valid est autorisée à commercialiser toute la gamme IBM 3270 PC, y compris le 3270 PC AT/G et le 3270 PC AT/GX, dans le cadre de ses outils de productivité pour ingénierie assistée par ordinateur (IAO). Avant cet accord, la gamme 3270 PC n'était vendue que par les représentants directs IBM.

☐ Après un appel d'offres auprès de 18 sociétés, **la DGT a choisi Project Assistance** pour animer les téléboutiques PTT grâce à son microserveur Nanobase.

☐ Lors du dernier Sicob a été entériné **l'accord entre Euroterminal** (représenté par Maurice Guiraud) **et Alfatronic** (par Henri Pietrini) définissant les conditions de distribution nationale de la gamme d'imprimantes matricielles françaises EXL 80 par le distributeur du groupe Métrologie International récemment introduit en Bourse.

☐ **Générim vient de signer un accord de distribution exclusive avec** la société américaine **Viewlogic.** Cette compagnie propose un concept de CAO/DAO électronique autour de l'IBM-PC/AT et compatibles, développant le logiciel Workview destiné aux ingénieurs et techniciens responsables d'études et de développement de systèmes à base de microprocesseurs.

☐ **Lotus,** éditeur de logiciels professionnels pour micro-ordinateurs, et **Isys,** société basée à Acton, Massachusetts, **viennent de signer une lettre d'intention** prévoyant l'acquisition d'Isys par Lotus. Ce projet de fusion donnera à Lotus les droits sur la technologie et les produits existants d'Isys. Ces progiciels, Micro/Scan, the Analyser et One/Source, permettent aux utilisateurs d'ordinateurs personnels d'interroger et de visualiser plusieurs bases de données financières importantes, telles que Compustat, Disclosure II, Financial Post, Ford Investor Services, I/B/E/S, et Value Line dans un seul environnement, et d'analyser cette information en utilisant le tableur 1-2-3 de Lotus.

(suite de la page 21)

dage (souplesse), arbitrage, accès à la mémoire d'échange, séquencement, DMA et interruptions (compacité et performance), interface J64 et, sur les dernières versions, générateur d'erreurs et d'« abort » programmable (compacité et sécurité d'un circuit entièrement séquentiel).

Après réalisation d'une carte d'évaluation des boîtiers (6809, DMA, HDLC) la première version « wrappée » utilisant des Pal date de début 1982, suivie d'une version en « multiwire » fin 1982. Celle-ci, mise en service à la mi-83, comportait quinze Pal. Quatre exemplaires de cette version ont tourné de façon intensive jusqu'à fin 1984. Ces cartes ont servi à la validation et à la réception du niveau 2 de centraux Thomson et Cit, jusqu'à leur « épuisement » par mort des Pal. Une seule est encore maintenue comme référence pour l'adaptation de programmes de tests éprouvés sur les nouvelles cartes et pour des tests qui ne justifient pas l'adaptation de nouvelles cartes.

Depuis fin 1984, une version « deux canaux » disposant de fonctions supplémentaires a été produite en vingt-deux exemplaires dont douze sont en service. Quatre ont tourné à une charge assez élevée (jusqu'à 8 heures par jour, parfois plus, certains tests consistant en recherche de temps de fonctionnement avant erreur, tournant jour et nuit). Cette carte utilise vingt-trois Pal et a fourni des données précieuses sur leur fiabilité.

Carte avec Pal de première génération

Les problèmes de conception de la première génération de Pal sont liés à leur technologie nécessairement bipolaire : les C-Mos très rapides n'étaient en 1982 qu'un bel espoir. Le facteur de mérite des Pal faisait que leur densité était faible, ce qui entraînait un certain nombre de problèmes.

Si, pour certaines fonctions simples, un « gros » Pal 24 broches pouvait suffire (arbitre synchrone à 16 MHz sur la mémoire double accès), tout se complique pour des fonctions plus élaborées. Ainsi, le contrôleur d'interruptions, qui fournit des fonctions de masquage, attribution de priorité, mémorisation d'interruptions fugitives (DMA), prises en compte, pour onze vecteurs en tout n'échange que vingt-neuf signaux avec l'extérieur, ce qui avec les alimentations représente trente et une pattes : compte tenu des Pal disponibles il a été réalisé en quatre boîtiers totalisant quatre-vingt-quatre pattes.

Cet exemple est extrême, mais certaines fonctions, dont le nombre d'entrées et de sorties serait compatible avec un seul boîtier, doivent être éclatées sur deux par manque de termes-produits et implique l'utilisation de variables intermédiaires. Un partage de termes comme dans les IFL de RTC/Signetics aurait en général résolu le problème, mais certains IFL n'existent que sur catalogue et manquent d'un outil logiciel comparable à Palasm.

Ces problèmes d'interconnexion alourdissent le travail du programme de routage, mais ne sont pas très graves en « Multiwire » technologie choisie pour sa souplesse et son coût intéressant au niveau de production d'un laboratoire. Par contre, les problèmes de mise au point se gâtent très sérieusement quand il s'agit de passer d'un seul Pal, que Palasm sait traiter en simulation, à plusieurs Pal rebouclés : il existe certes des logiciels capables de simuler des circuits complexes, mais ils ne sont ni bon marché, ni simples d'emploi... on est loin en tout cas de Palasm, même si la situation a changé depuis.

Fiabilité et maintenance

Or, il faut rappeler que ces problèmes de densité sont dus à la technologie des Pal bipolaires : problèmes de « risques » à la programmation (plus il y a de fusibles à brûler et plus il y a de déchets) et problèmes de fiabilité (un Pal programmé est un composant qui a souffert de destructions locales). Que deviennent les résidus de fusibles brûlés, dans quel état se trouve la passivation de la puce après programmation ?

Tout permet de supposer que la réponse à ces questions justifie de réserver les Pal bipolaires au laboratoire. Mieux vaut éviter d'en utiliser sur des équipements complexes appelés à une longue durée de vie et/ou à être fournis à des utilisateurs extérieurs : la maintenance devient vite envahissante.

C'est du moins ce qui semble ressortir de notre expérience depuis 1982 : si la version à quinze Pal a tourné un an et demi à quatre exemplaires (moyennant un remplacement occasionnel de Pal) avant écroulement général, la version deux canaux n'a guère tourné plus de

six mois de façon intensive avant que la vague de chaleur de juillet 1985 ne fasse défaillir l'une après l'autre les quatre cartes qui travaillaient en continu.

Les quatre cartes sont reparties après rajeunissement pour chacune de trois à cinq Pal. Bien entendu, les Pal ne mouraient pas tous en même temps sur une carte donnée, simplement les cartes ont « cafouillé » pendant quelques jours de panne en panne jusqu'à ce que les plus fatigués de leurs Pal aient été remplacés.

Devant développer un seul type de carte pour une application dont on savait qu'elle ne donnerait pas lieu à une grande série, avec de plus un calendrier assez serré, nous n'avons pas conçu la carte pour être dépannée par analyse de signature. Dans la mesure où elle n'est utilisée que par les télécommunications, nous nous sommes contentés de programmes de test écrits pour l'émulateur. Cela permet d'isoler le sous-ensemble défaillant, mais dans le cas où il met en jeu plusieurs circuits complexes, il faut souvent avoir recours à l'analyseur logique. Néanmoins, une méthode empirique plus rapide consiste à utiliser un doigt mouillé (*) pour chercher le plus chaud des composants, en commençant par les Pal et en partant des plus gros ; cette méthode fait souvent gagner beaucoup de temps : remplacer le suspect par un Pal « frais programmé » ou par son homologue pris sur une carte qui fonctionne a résolu le problème dans les trois quarts des cas.

La fin des ennuis ?

Compte tenu de l'hécatombe qui a décimé les Pal lors de la vague de chaleur alors qu'ils avaient dû servir environ mille heures et de l'extinction lente des cartes de la génération précédente, il paraît évident que les Pal bipolaires sont des composants plutôt peu fiables, du moins en regard des autres composants actuels.On peut, à ce propos, souligner que, à part des Pal, aucun autre composant de ces cartes n'a eu à subir d'échange, hormis les Reprom qui ont subi quelques mises à jour et quelques amplis de bus LS245 dont la mort s'explique par des défaillances de Pal chargés des signaux de commande (si on met en conflit deux sorties de puissance TTL, l'une des deux au moins finit par craquer).

(*) NDLR : il n'est pas nécessaire d'utiliser de l'eau déminéralisée. La salive du « testeur » suffit.

Les Pal bipolaires souffrent de deux limitations principales sur ce plan : d'une part leur programmation est destructive, polluante et dommageable pour le voisinage des fusibles. D'autre part, leur testabilité en production est limitée à des tests sur échantillons : le test fonctionnel non destructif de fusibles restera toujours un rêve inaccessible... ou un bon sujet d'article pour le numéro d'avril de « minis et micros ».

Les Pal C-Mos (comme d'ailleurs les Prom rapides qui s'attaquent à la chasse gardée jusque là des Prom fusibles) sont des circuits C-Mos utilisant pour la mémorisation, les uns des cellules de Reprom dans des boîtiers permettant la reprogrammation (Altera et Cypress), les autres des cellules d'Eprom (reprogrammables électriquement). Ces deux technologies permettent des tests fonctionnels complets de la matrice avant ou après encapsulation.

Il est certain que les Pal bipolaires ne sont pas exempts de reproches : d'abord, sur le plan de la dissipation et de la fiabilité. On peut, par exemple, mentionner que, parfois, de deux Pal fraîchement programmés et vus par le programmeur comme identiques quant aux matrices de fusibles, l'un marche et l'autre pas : il faut une vérification fonctionnelle pour le constater ; on est bien obligé de supposer que, parfois, la programmation endommage des organes non utilisés par la lecture de la matrice. Ensuite, il faut bien dire que tous les types des premières séries n'ont pas eu la même chance, puisque certains d'entre eux, en particulier la série de type « ou exclusif » n'ont pas bénéficié des versions plus rapides ou moins gourmandes dont d'autres ont été dotés.

Mais il faut cependant reconnaître que, pendant quelques années, ils ont rendu possible « vite et bien », si l'on exclut la fragilité sur une carte simple ce qui aurait pour le moins exigé une carte fille, surtout compte tenu de l'évolution qui a consisté à ajouter un canal et des fonctions supplémentaires deux ans après.

Pendant longtemps, la meilleure solution, parce que la seule, pour programmer des Pal a été le Data-I/O avec son « logipak ». Mais on peut légitimement trouver fastidieux de faire huit enfichages-déﬁchages pour programmer quatre Pal différents, même de même type : module assembleur sur pak, assemblage, remplacement du module assembleur par le module programmeur et retour au module assembleur pour le second et ainsi de suite... Cela coûte très cher en fatigue nerveuse, en temps et en Pal, car les faux contacts qui s'ensuivent dans les connecteurs provoquent la suppression accidentelle de colonnes complètes de fusibles dans la matrice. Sans parler des prix de mise à jour du système « définitivement le meilleur... pour quelques mois », du calibrage et de tout ce qui semble faire de ces systèmes de véritables « danseuses », quant au coût d'entretien seulement, hélas !

Depuis, d'autres systèmes de programmation « universels » sont apparus tels, pour ne citer que celui que nous connaissons bien, la Prom 5000 de Micropross, moins chère, agréable à utiliser, et sur laquelle un seul « module » peut servir à programmer tous les dispositifs physiquement enfichables, si le logiciel du système le connaît. C'est ainsi que le module standard permet de programmer les circuits Dil de quatorze pattes 0,3 pouce à vingt-huit pattes 0,6 pouce, ce qui couvre les besoins de la plupart des laboratoires. Ne lui échappent que les « monochips » qui ont trop de pattes, les boîtiers autres que Dil et la programmation simultanée en parallèle de plusieurs circuits.

Ce programmateur serait parfait s'il offrait d'ores et déjà la programmation des Pal C-Mos, ce qui n'est pas encore le cas, et, pour le moment, Data I/O a encore l'avantage de la vitesse de réaction sur ce plan. Data I/O a d'ailleurs été le premier à offrir la programmation des Pal C-Mos. Pour l'instant, Micropross en est à compléter la liste des composants programmables sur la Prom 5000.

Il apparaît donc que, si les Pal C-Mos peuvent représenter la fin des problèmes de fiabilité, ils ne constituent pas vraiment la fin des ennuis, dans la mesure ou ils obligent pour l'instant à revenir aux « dinosaures » de la programmation.

Marc Morel

Présentation générale de SNA : une architecture de réseau IBM qui s'ouvre au monde extérieur

Il y a quelques semaines, IBM a annoncé plusieurs produits concernant SNA, tant au niveau matériel (IBM 3708) que logiciel (OSNS, OTSS). Qu'est-ce que SNA ? Comment fonctionne cette architecture de réseau ? Nous nous proposons de répondre à ces deux questions en décrivant, dans le présent numéro et dans le suivant, les grandes lignes de cette architecture IBM. La connexion à un réseau SNA sera examinée dans un article ultérieur traitant des connexions du type micro vers moyen ou gros ordinateurs (mainframe).

Dès l'origine, en 1974, SNA (sigle de Systems Network Architecture) fut présentée comme « l'architecture » des systèmes IBM, c'est-à-dire qu'elle décrit les fonctionnalités des composants du réseau ainsi que les interfaces entre les différentes couches de logiciels.

L'architecture et l'utilisation de SNA ont considérablement évolué depuis le début. Les versions successives de SNA l'ont fait passer du réseau arborescent de terminaux spécifiques (les terminaux précédents devenaient périmés, ce qui impliquait de gros investissements en matériel), géré par un site central unique, à un réseau de communications admettant plusieurs centres directeurs (ordinateurs-hôtes), chacun de ces centres étant responsable d'un domaine (ensembles de ressources matérielles et logicielles).

Les versions de SNA

Les deux premières versions de SNA (SNA-0 et SNA-1) étaient très restrictives : un seul ordinateur-hôte, un seul contrôleur local de communications faisant office de processeur frontal, auquel étaient connectés des contrôleurs de grappes de terminaux.

Dans SNA-2, on peut dorénavant rattacher localement des contrôleurs de grappe et placer des contrôleurs de communications à distance, à condition que ce raccordement s'effectue entre un contrôleur primaire (contrôleur local) et un contrôleur secondaire (contrôleur à distance). SNA-2 permet d'utiliser le réseau téléphonique commuté en cas de défaillance des liaisons spécialisées.

SNA-3, connue sous le nom de SNA/ACF (Advanced Communications Functions), autorise désormais l'interconnexion de plusieurs centres directeurs, via leurs contrôleurs de communications locaux. Les centres directeurs, responsables chacun d'un domaine, peuvent communiquer entre eux de manière non hiérarchique ; toutefois, comme dans les versions précédentes, la gestion d'un domaine reste centralisée.

Dans SNA-3, un terminal d'un domaine peut être en session avec un hôte d'un autre domaine : pour cela, le centre directeur responsable du terminal donne son accord et établit la session ; le trafic des données ne passe alors plus par l'hôte du domaine auquel appartient le terminal, mais il est géré par l'hôte demandeur.

Dans les dernières versions de SNA, SNA-4.1 et SNA-4.2, la configuration d'un réseau est beaucoup plus souple puisqu'on peut relier un hôte à un nombre quelconque de contrôleurs de communications qui peuvent maintenant être en cascade, alors que jusqu'à présent un contrôleur secondaire devait toujours être raccordé à un contrôleur primaire. Certains terminaux peuvent établir des sessions parallèles.

Dans un réseau SNA, on distingue, au niveau physique, plusieurs types de nœuds : les centres directeurs (ou hôtes), les contrôleurs de communications, les contrôleurs de grappes, les terminaux. Les deux premiers types de nœuds sont appelés **nœuds de secteur**, les deux derniers constituent les **nœuds périphériques.**

Avec SNA 4.2, il a été superposé, pour l'acheminement entre les nœuds de secteur, trois niveaux de liaisons : les groupes de transmission, les chemins explicites et les chemins virtuels.

Le niveau le plus bas, les **groupes de transmission**, représentent la gestion logique des liaisons de données entre deux nœuds de secteur. S'il existe plusieurs liaisons physiques entre deux nœuds, elles peuvent être considérées soit comme une seule liaison, soit comme un faisceau de liaisons distinctes, en fonction des besoins du réseau (cette possibilité est tout à fait analogue à la procédure multilignes de Transpac).

Au-dessus de la couche précédente, le **chemin explicite** permet à deux nœuds de secteur quelconques d'utiliser plus d'un chemin physique pour communiquer : par exemple, il devient possible de définir un chemin pour les données émises et un autre pour les données reçues (dans les versions précédentes, les données transmises dans un sens devaient suivre le même chemin que les données émises dans l'autre).

Enfin, le **chemin virtuel** permet à deux nœuds quelconques d'avoir plusieurs connexions de bout en bout. Il définit un mécanisme de contrôle de flux global entre nœuds origine et destination ; il impose des priorités de transmission aux chemins explicites. Plusieurs chemins virtuels peuvent être multiplexés sur un même chemin explicite. De la même façon, plusieurs sessions peuvent être multiplexées sur un chemin virtuel.

SNA se décrit par un ensemble de couches, chacune assumant différentes fonctions. Si ce concept est maintenant trivial, une telle approche n'était pas évidente en 1974, puisque le

modèle de référence Iso à sept couches n'existait pas encore.

Description générale de SNA

Du point de vue de l'usager, SNA est un système lui permettant de communiquer avec n'importe quel autre usager, quelle que soit la localisation de celui-ci. Vus du réseau, les usagers sont considérés comme des entités externes, accédant au réseau à travers une interface appelée **unité logique (LU)**. L'interface usager-LU dépend du nœud sur lequel elle est implantée ; elle n'est pas spécifiée dans l'architecture.

La communication entre deux usagers consiste à établir une session entre deux LU. Les LU exécutent pour les usagers toutes les fonctions de communication. L'ensemble des unités connues du réseau SNA constitue les **unités adressables du réseau** (NAU). Elles seules sont susceptibles d'établir des sessions et appartiennent à l'une de ces trois catégories : les unités logiques (LU) ; les centres directeurs (SSCP) ; les unités physiques (PU).

Quatre types de sessions peuvent être établies entre les NAU du réseau :

— les sessions LU-LU (pour la communication entre usagers) ;
— les sessions SSCP-LU ;
— les sessions SSCP-PU ;
— les sessions SSCP-SSCP (pour les communications inter-domaines).

Les trois derniers types de sessions servent au contrôle du réseau. La **figure 1** représente la structure générale en couches de SNA. Les sessions entre usagers ne peuvent être établies que si elles ont été autorisées au préalable par un SSCP : pour pouvoir participer à une session, une LU doit donc d'abord être en session avec un SSCP (donc avoir une session LU-SSCP active). A travers cette session, la LU peut demander l'établissement d'autres sessions. Une LU maintient donc simultanément deux types de sessions : une session SSCP-LU et au moins une session LU-LU. Ces connexions logiques sont appelées des **demi-sessions.**

Structure d'une unité logique (LU)

Une unité logique se compose de trois couches :
— une **couche supérieure** (la plus proche de l'usager), où sont logés les services offerts à l'usager pour chaque demi-session active. Cette couche définit essentiellement les services de présentation disponibles pour l'usager ;
— une **couche moyenne,** dite couche de contrôle de flux de données. Cette couche gère les protocoles d'échange de messages, en affectant un numéro de séquence à chaque requête et en rapprochant les réponses reçues des requêtes émises. Comme cette couche peut émettre ses propres requêtes, elle est dotée d'un interpréteur de fonctions permettant de distinguer les différents types de requêtes ;
— une **couche inférieure,** dite couche de contrôle de transmission, responsable du maintien de la session. Cette couche s'assure que les messages (requêtes ou réponses) sont correctement acheminés vers les destinataires ; elle s'occupe aussi de construire et d'interpréter les en-têtes de requêtes/réponses, provenant de la couche inférieure (contrôle de chemin du réseau).

Pour définir les possibilités des unités logiques, SNA a défini des ensembles de protocoles, les **profils,** pour chaque couche de l'unité logique. Un type de session LU-LU peut se décrire en combinant des profils pour chaque couche de l'unité logique.

Les communications entre NAU s'effectuent au moyen de messages nommés des **unités de requêtes** (RU), auxquels les NAU concernés répondent par des **unités de réponse** (RU). Pour transmettre des informations à propos d'une couche (ou d'un ensemble de couches), les couches inférieures élaborent des **en-têtes de requête/réponse** (RH). Il existe trois types d'en-têtes ; la concaténation du RH et du RU constitue l'**unité d'information de base** (BIU).

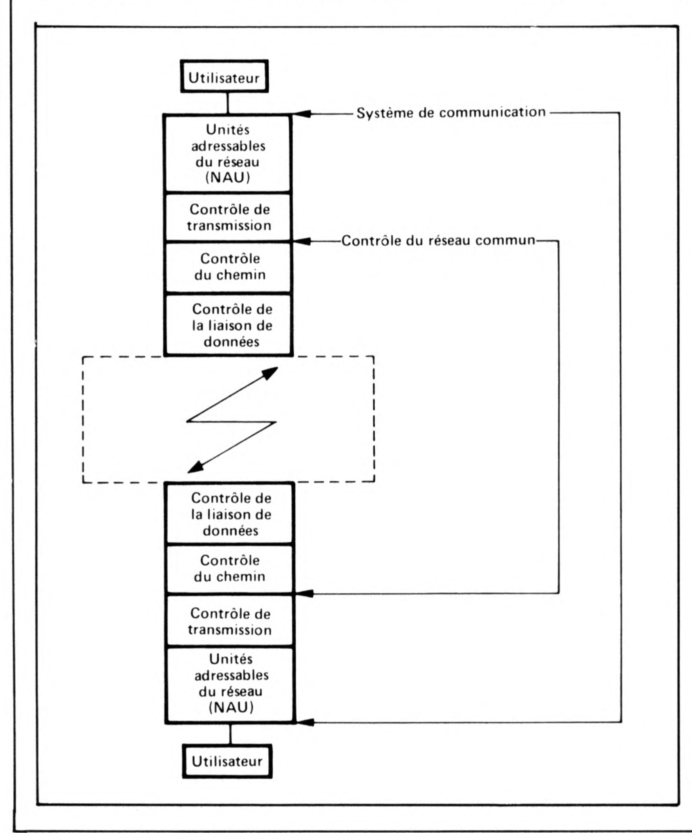


Fig. 1 - Présentation générale des couches SNA.

Le contrôle du chemin dans SNA

Les types d'unités physiques (les PU) recensés dans un réseau SNA dépendent des possibilités des équipements connectables : elles vont des terminaux simples, du genre machine à écrire (PU de type 1), jusqu'aux nœuds les plus complexes comme les contrôleurs de communication (PU de type 4) et les hôtes (PU de type 5). La distinction principale entre les PU s'établit entre les nœuds de secteur (PU de types 4 et 5) et les nœuds périphériques (PU de types 1 et 2) : les

nœuds de secteur peuvent être interconnectés entre eux alors que les nœuds périphériques ne peuvent être rattachés qu'à un seul nœud de secteur (le **nœud frontière**), formant ainsi un réseau étoilé autour de celui-ci. Le réseau formé par les nœuds de secteur est appelé **réseau principal**, tandis que le réseau étoilé de nœuds périphériques est appelé **réseau d'accès local.**

La couche de contrôle du chemin crée un canal logique à travers le réseau, en utilisant les liaisons physiques disponibles. Elle doit également livrer le message à destination, à partir d'une adresse fournie par les couches supérieures. Nous avons vu plus haut que l'adressage dans les réseaux SNA repose sur le concept des unités adressables du réseau. Ces NAU utilisent des adresses internes au réseau, qui ne sont connues que des entités communiquant dans le réseau. Associées à ces adresses internes, les NAU possèdent des noms logiques qui sont utilisés par les usagers du réseau.

Chaque NAU possède une **adresse réseau**, divisée en deux parties : une **adresse secteur** et une **adresse d'élément.** Si l'adresse secteur est identique pour toutes les NAU d'un même secteur, l'adresse d'élément est unique à l'intérieur de ce secteur.

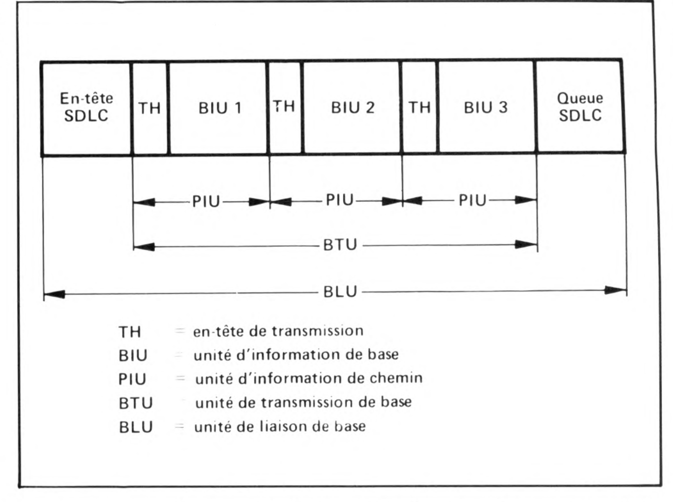
Un des rôles importants du nœud frontière est de transformer les adresses locales, utilisées par les nœuds périphériques, en adresses réseau complètes. Théoriquement, un nœud de secteur peut gérer jusqu'à 256 nœuds périphériques, chacun pouvant établir 256 sessions.

La couche contrôle du chemin est chargée de l'acheminement des messages à travers le réseau principal ; elle s'occupe aussi de gérer la segmentation et le regroupement des messages. Trois sous-couches assurent ces fonctions.

Pour gérer le contrôle du chemin, les informations liées à cette couche sont transportées dans un en-tête spécial, l'**en-tête de transmission** (TH). Il existe quatre formats de TH différents, selon le type de PU auquel il est adressé.

La couche de contrôle du chemin ajoute au BIU (unité d'information de base) l'en-tête de transmission (TH) pour former une **unité d'information de chemin** (PIU). Pour augmenter l'efficacité des liaisons de données, la sous-couche de contrôle des groupes de transmission peut regrouper plusieurs PIU en une seule **unité de transmission de base** (BTU).

Fig. 2 - Groupement de PIU dans un même BLU



Les PIU sont gérés selon une politique de type premier arrivé, premier servi (Fifo) : ils sont placés dans une file d'attente avant d'être transmis sur les lignes physiques et un numéro de séquence, le numéro de séquence du groupe de transmission, est affecté au PIU à l'émission. A l'autre extrémité de la liaison, le numéro de séquence du PIU est comparé avec le numéro attendu. Si ce numéro est supérieur au numéro attendu, le PIU est placé dans la file de reséquencement du groupe de transmission, car il est en avance sur les autres PIU du groupe. Si le numéro est égal au numéro attendu, il traverse la station et provoque une exploration de la file de reséquencement pour libérer les PIU qui sont maintenant en séquence.

Lorsque le numéro de séquence est inférieur au numéro attendu, il est ignoré, car il s'agit d'un message dupliqué (trame retransmise). Pour éviter un engorgement de la file de reséquencement, il faut équilibrer le trafic entre toutes les lignes du groupe de transmission. Pour cela, une trame erronée est toujours réémise sur une autre ligne. Ce processus est répété tant que la trame n'a pas été transmise correctement. A la limite, elle peut être retransmise par toutes les lignes du groupe : un compte de transfert de lignes est maintenu pour détecter cette éventualité.

Une conséquence importante de cette méthode de transmission est qu'on ne peut utiliser un numéro de reséquencement modulo n, car il serait impossible de décider si un PIU est en avance ou en retard : toutes les liaisons du groupe doivent être réinitialisées quand le nombre maximal de PIU est atteint. Il faut alors s'assurer que toutes les lignes du groupe sont disponibles : c'est le balayage du groupe de transmission.

Les différents PIU composant le BTU sont simplement concaténés. Pour savoir si un BTU comporte un ou plusieurs PIU, il suffit de comparer la longueur du BTU avec la longueur du PIU (contenue dans le TH). Si les deux valeurs sont différentes, il faut « dégrouper » les différents PIU.

Enfin, la couche contrôle de la liaison de données va rajouter les en-têtes et les files d'attente de messages nécessaires à l'émission sur les liaisons physiques, pour constituer une unité **basique de liaison** (BLU). Elle utilise la procédure SDLC, qui peut être vue comme un sous-ensemble de la norme HDLC auquel on a ajouté des possibilités supplémentaires (configurations en boucle notamment). La **figure 2** illustre les relations entre PIU, BTU et BLU ; la **figure 3** (voir page suivante) récapitule les actions des différentes couches de SNA.

La gestion du chemin virtuel

Le contrôle de flux du chemin virtuel permet d'ajuster dynamiquement le flot de données entre les deux extrémités du chemin : tout nœud traversé peut, en fonction de sa charge, demander une réduction du flux des PIU. La combinaison du chemin virtuel (défini par les adresses du secteur des nœuds extrémités) et de la priorité de transmission (trois priorités possibles) est appelée **classe de service**. Comme on peut définir jusqu'à huit chemins virtuels entre deux nœuds, il

peut y avoir vingt-quatre classes de service entre deux nœuds de secteur.

Le contrôle de bout en bout est fondé sur la diminution du trafic dans le réseau, dès qu'une congestion se manifeste ; elle s'exerce dans SNA à partir du point d'entrée. On distingue les congestions **légères** des congestions **sévères** ; ces notions ne sont pas établies de façon rigide, mais dépendent des possibilités des PU. Ainsi, les seuils de congestion seront différents pour un nœud de faible capacité (PU de type 1) et pour un nœud de secteur (PU de type 4 ou 5), même si le mécanisme de régulation (pacing) est identique pour les deux types de nœuds. La fenêtre de régulation a des limites telles que sa valeur maximale est au plus égale à trois fois la valeur minimale.

Le nœud source peut envoyer un nombre de PIU égal à la valeur de la fenêtre, puis s'arrêter pour attendre la réponse de régulation du chemin virtuel provenant du destinataire. Le premier PIU transmis comporte un indicateur invitant le destinataire à émettre une telle réponse ; celle-ci peut être soit immédiate, soit retardée si le destinataire est très chargé.

Lorsqu'un émetteur reçoit une réponse de régulation l'invitant à réduire son trafic, il peut soit décrémenter d'une unité la taille de la fenêtre, soit la fixer d'emblée à sa valeur minimale. Dans ce dernier cas, la fenêtre en cours est tronquée et les PIU non encore émis sont intégrés à la fenêtre suivante. Si aucune réduction n'est demandée, la taille de la fenêtre est augmentée d'une unité.

Si la demande de réduction peut émaner de n'importe quel nœud traversé par le chemin virtuel, seul le destinataire peut renvoyer à la source une demande de réduction de la taille de sa fenêtre. En cas de faible encombrement, un nœud intermédiaire positionne un indicateur dans l'en-tête (TH) de tous les PIU d'un même chemin virtuel, placés dans la file d'attente. En recevant ces PIU « marqués », le destinataire renvoie à l'émetteur une demande de réduction d'une unité de la taille de la fenêtre.

Cette procédure freine le trafic dans les nœuds encombrés ; un tel mécanisme est à évolution lente, puisque la signalisation s'effectue à partir du nœud cible. L'action doit être plus brutale en cas d'engorgement sévère : le nœud concerné positionne un indicateur de ré-initialisation de fenêtre dans tous les PIU qui le traversent. A la réception de cet indicateur, le nœud source initialise la fenêtre à sa valeur minimale et cette action est prioritaire par rapport aux mécanismes vus plus haut. Si la congestion persiste, le nœud interrompt le trafic sur ses liaisons entrantes (et émet une trame de type RNR) ; il signale cet événement au SSCP dont il dépend, par sa demi-session LU-SSCP.

(à suivre)

Danièle Dormard

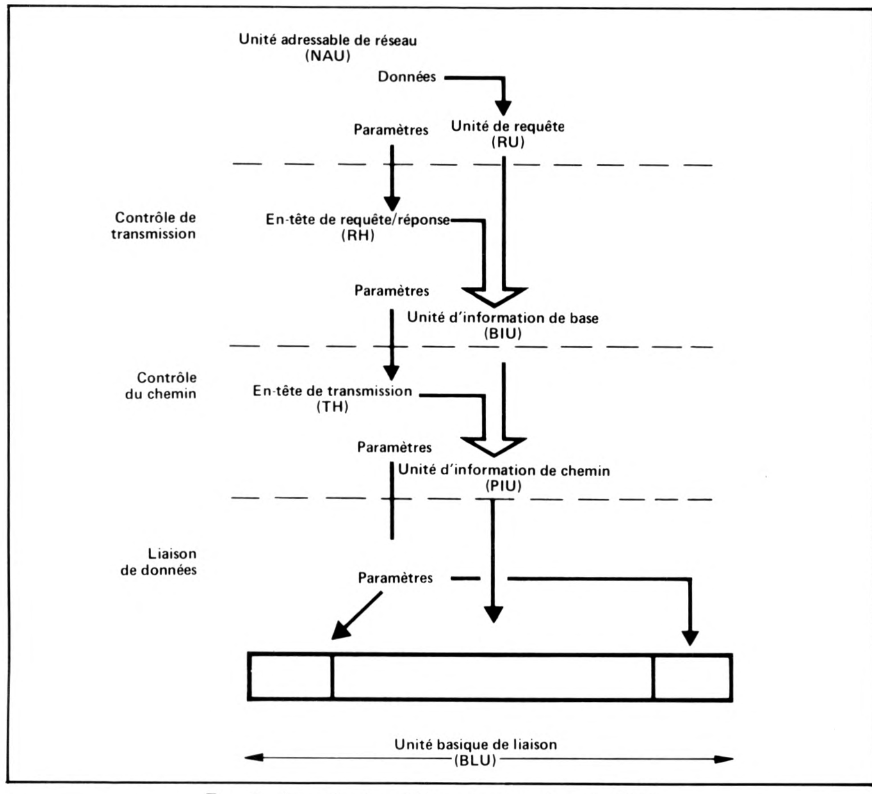


Fig. 3 - Le rôle des différentes couches de SNA.

Codage des bandes magnétiques : mise au format normalisé des données en mode NRZ-1

Après avoir analysé les propriétés du codage NRZ-1 appliqué aux bandes de largeur 1/2 pouce et les effets dus au décalage entre les neuf pistes en parallèle (minis et micros n[os] 245 et 247 *) nous aborderons dans cette troisième partie la mise au format normalisé des données. Les bandes 1/2 pouce étant fréquemment utilisées pour des applications comptables ou scientifiques pour lesquelles la validité des données est primordiale, une attention particulière est portée aux procédés de contrôle des erreurs.

Si l'on veut assurer une parfaite compatibilité des bandes 1/2 pouce, il est nécessaire, en plus de la densité et de la méthode d'enregistrement, de respecter les caractéristiques normalisées des marqueurs de bande (BOT et EOT), de l'intervalle entre blocs de données, ainsi que des caractères de contrôle et des marques de fichier.

Formatage de la bande

Les données sont enregistrées par blocs dont la taille minimale est de 18 caractères et la taille maximale de 2 048 caractères. Pour éviter l'altération des enregistrements sur des portions fréquemment manipulées et pour faciliter la mise en place de la bande sur le dérouleur, celle-ci possède des portions non enregistrées servant d'amorce en début et fin de bobine (longueur 4,60 m).

Le début de la zone d'enregistrement est repéré par un petit rectangle aluminisé réfléchissant collé sur le support (**fig. 1**) ; il en est de même à la fin. Ces deux marqueurs sont détectés par un dispositif opto-électronique, généralement à infrarouge pour s'affranchir des effets de la lumière ambiante (**fig. 2**).

Le signal du marqueur de début de bande (BOT = beginning of tape) sert à définir le point de chargement (LP = load point), c'est-à-dire le début d'enregistrement. Le signal du marqueur de fin de bande (EOT = end of tape) est destiné à être exploité par l'utilisateur pour déclencher une alarme signalant qu'il ne reste plus que trois mètres de bande utilisable pour l'enregistrement. En général, le contrôleur qui commande le dérouleur est réglé de telle sorte que l'on puisse alors terminer l'enregistrement ou la lecture du bloc en cours avant d'arrêter la bande.

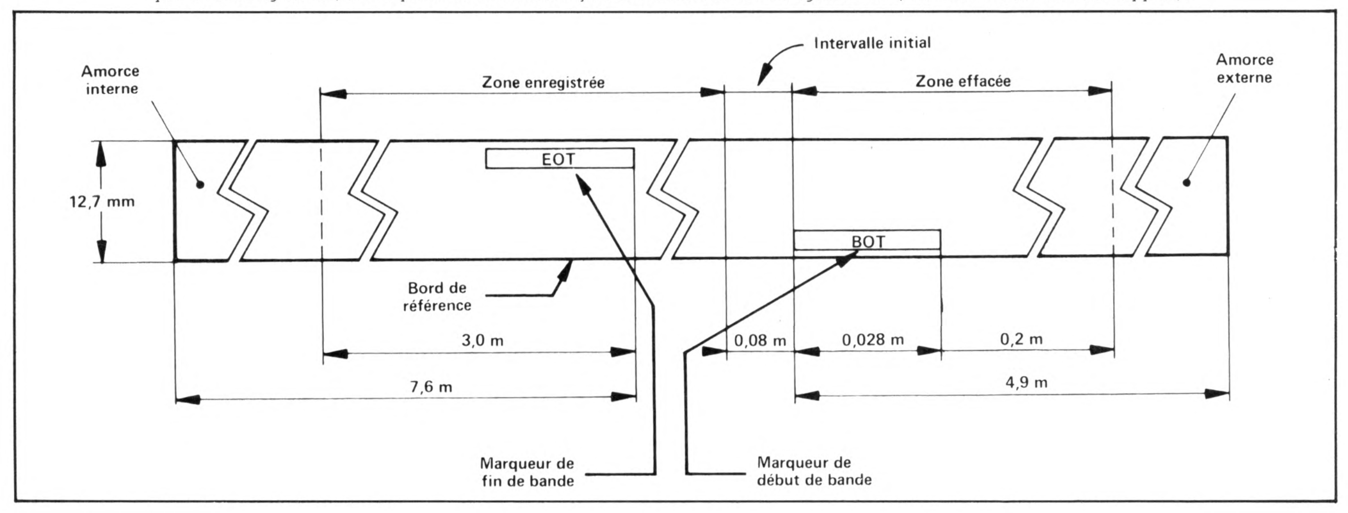
Intervalle entre les blocs de données

Lors de l'exploitation des données par l'unité centrale de traitement, il est nécessaire que la bande puisse s'arrêter, puis redémarrer, puis s'arrêter encore, éventuellement reculer, puis s'arrêter, etc. C'est pourquoi, on ménage des zones non enregistrées entre les blocs de données, de façon que la tête puisse se trouver, lors des changements de mouvement, dans une portion inutilisée de la bande. La polarité de saturation de cette zone est constante et correspond à celle d'effacement. Ainsi, on ne recueille aucune variation de flux magnétique quels que soient les mouvements de la bande et, en particulier, au moment des arrêts ou démarrages.

(suite page 33)

(*) Dans ce dernier numéro, les figures 1 et 2 ont été inversées. Les lecteurs auront sans difficulté rectifié d'eux-mêmes.

Fig. 1 - La zone utilisable d'une bande magnétique 1/2 pouce est délimitée par deux marqueurs optiques alternés. Le BOT permet de placer la bande à son point de chargement ; l'EOT prévient l'utilisateur qu'il faut mettre fin à l'enregistrement (la bande est vue du côté support).



IBM/PC* COMPATIBLES



SPRING : UNE PHILOSOPHIE

SUPER PERFORMANCES ET MICRO PRIX.

SPRING vous donne les moyens d'attaquer avec profit le super-marché de l'informatique professionnelle, celui du standard PC/XT*
Les atouts SPRING sont décisifs.
La gamme des matériels SPRING est très vaste. Et elle est strictement, complètement, absolument compatible.
Leurs performances dépassent largement les normes établies.
Quant à leurs prix, ils sont très largement inférieurs aux tarifs habituels, même à ceux des autres compatibles.
Avec SPRING, votre compétitivité est assurée, dans une rentabilité sans égal.

LE SUPER +

C'est l'élément moteur de votre système.
Cet ordinateur, pour un prix deux fois inférieur à celui du matériel de référence, offre des performances inégalées.
Grand écran 14". Disques 10 et 20 MO.
Sauvegarde par cassette intégrée. Carte graphique incorporée. Capacité 256 K d'origine. C'est la version de base.
Même vous, son prix vous surprendra.
Et vous ne serez pas moins étonné en découvrant les six autres versions et toutes les options SPRING, qui vous permettent de répondre à tous les besoins du marché.
Il faut le voir pour le croire. Demandez vite les spécifications détaillées et le tarif OEM.



TRÈS PERSONNELLE EN IBM*

TOUS LES ADD-ON, TOUS LES ADD-IN, ET LES PERIPHERIQUES... A PRIX SPRING.

Si vous désirez intégrer vos propres machines, sur le châssis de votre choix, SPRING répond présent.
Avec une gamme très étendue de cartes, de contrôleurs, de disques, de moniteurs, de mémoires, de châssis, d'alimentation et d'interfaces réseau.
La qualité est élevée, les prix ne le sont pas. C'est ça SPRING.
Vous pouvez même nous interroger sur les imprimantes. Là aussi, vous serez surpris.



DÉCOUVREZ LE SERVICE, LA GAMME ET LES PRIX SPRING

Un bon matériel n'est rien sans un grand service. SPRING comble aussi vos vœux sous cet aspect-là. Son partenaire MIPS vous apporte tout le support technique souhaitable, couvre tous vos matériels par une maintenance sans faille, et peut même assurer le training de votre personnel.
Des performances, des prix, du service, voici ce que SPRING apporte aux OEM.
Pour tous les détails, il suffit de renvoyer la carte.

** IBM, PC/XT sont des marques enregistrées de l'International Business Machines Corp.*

CARTE RÉPONSE

☐ *Veuillez m'adresser documentation et tarif IBM/PC-XT* compatibles.*

☐ *Je désire la visite d'un ingénieur.*

Nom ______________________

Fonction ______________________

Adresse ______________________

____

Téléphone ______________________





SPRING
15, rue du 1er Mai
92000 Nanterre
Tél. : 47.86.25.04

(suite de la page 28)

Les contraintes de construction mécanique imposent une distance minimale pour effectuer les démarrages et les freinages. La normalisation préconise une distance minimale de 0,6 pouce, c'est-à-dire 15 mm (1).

Fonctionnement en start / stop

La mise en mouvement de la bande et son immobilisation s'effectuent à accélération constante : environ 3 750 pouces par seconde-carré, c'est-à-dire 95,25 m/s^2, soit près de 10 g pour le modèle 9000 de Kennedy (2). Fort heureusement, la masse de bande mise en jeu est très faible, de l'ordre du demi-milligramme.

La **figure 3** indique le profil de vitesse au cours du temps dans le cas d'une lecture de contrôle, immédiatement après l'écriture d'un bloc de données. La rampe est linéaire, la vitesse passant de la valeur 0 à la valeur de défilement V en T secondes.

La distance L parcourue par la bande est égale à la surface du triangle rectangle sous-tendu par la rampe :

$$L = \frac{VT}{2}$$

Cette distance est de 0,1875 pouce (5 mm environ). Par suite, la durée de la rampe est fournie par la relation :

$$T = \frac{2L}{V} = \frac{0{,}375}{V}$$

La vitesse V du dérouleur est exprimée en pouce par seconde (ips).

Pour un dérouleur défilant à 75 ips, la durée est de 5 ms. Des dispositifs amortisseurs par bras (mécanique) ou par chambre à dépression (pneumatique) absorbent les à-coups de façon telle que la bande reste soumise à une tension de l'ordre de 2,3 n (ou 235 grammes-force).

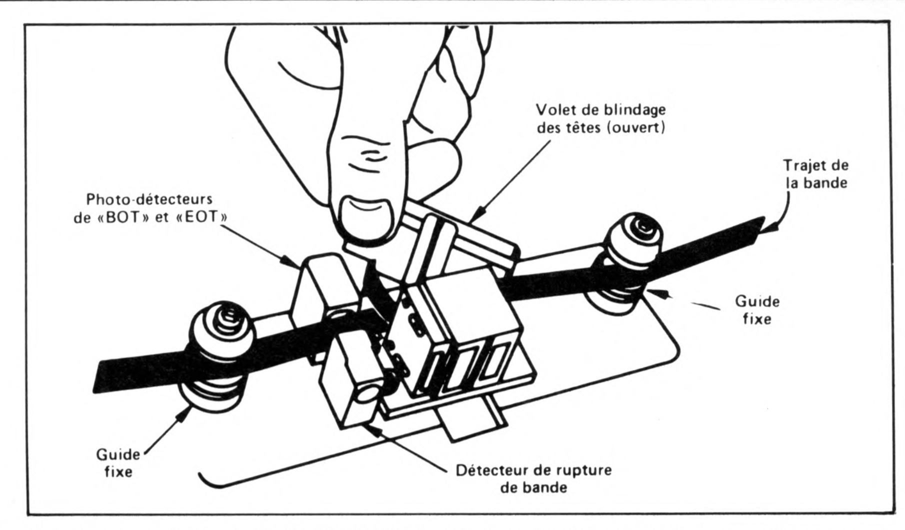


Fig. 2 - Les « stickers » de BOT et EOT sont détectés par des cellules photo-électriques. En cas de rupture de la bande, un signal d'alarme est généré par une autre cellule.

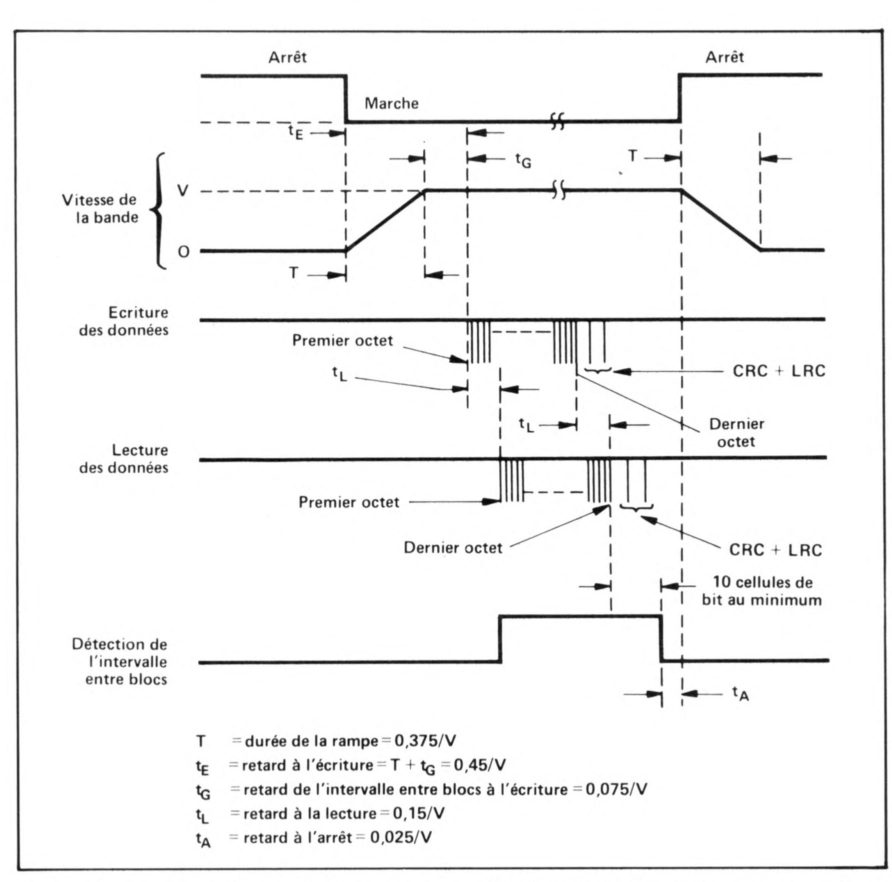


Fig. 3 - Chronogramme d'un cycle arrêt-marche-arrêt d'un dérouleur de bande. La mise en marche et l'arrêt s'effectuent sur une plage non enregistrée de la bande, appelée « intervalle entre blocs ».

Perte de capacité due aux IBG

Les espaces inutilisés entre les blocs pénalisent la capacité utile d'enregistrement, et cela d'autant plus que le nombre d'octets par bloc est faible. Ils sont désignés par l'abréviation IBG (Inter-Block-Gap) ou, quelquefois IRG (Inter-Record-Gap). Un enregistrement réalisé avec des blocs formatés de 522 octets (3), ce qui correspond à une longueur physique du bloc sur la bande de 522/800 = 0,65 pouce (ou 16,6 mm), réduit la capacité d'un facteur 0,65/(0,6 + 0,65) = 0,52 : on n'atteint pratiquement que la moitié de la capacité maximale théorique (**fig. 4**).

Les marques de fichier

Pour un repérage aisé d'un ensemble de blocs de données, on place des marques de fichier, appelées aussi

(1) Le maximum est de 25 pouces, soit 0,6 m environ.
(2) Distribué en France par Tekelec-Airtronic.

(3) Mis au format, un bloc de 512 octets de données est complété de 2 × 4 = 8 cellules vierges de 0,127 mm et 2 octets de contrôle.

marques de bande (à ne pas confondre avec les marqueurs de bande), qui consistent en deux caractères, dont les bits des voies 3, 6 et 7 sont à [1]. Les deux caractères (le second jouant le rôle de contrôle de parité longitudinale paire) sont espacés de huit cellules de caractère (fig. 4).

La position des [1] correspond aux pistes 2, 3 et 8, les autres pistes étant effacées (suite de zéros).

Caractères de contrôle des erreurs

Pour le contrôle des erreurs pouvant entacher les messages enregistrés dans chacun des blocs de données, le mode de codage NRZ-1 met en œuvre à la fois une parité longitudinale (LRC = Longitudinal Redundancy Check) et une parité transversale (quelquefois appelée VRC = Vertical Redundancy Check), ainsi qu'un caractère de contrôle en fin de bloc (CRC = Cyclic Redundancy Check).

Parité transversale

Comme on l'a vu précédemment, sur les neuf pistes d'enregistrement, huit sont utilisées pour les données (un octet) et une pour le contrôle de parité du caractère de 8 bits. Le contrôle de parité s'effectue sur un nombre impair de [1] (parité « impaire »).

A l'enregistrement, le générateur de parité compte d'abord le nombre de [1] de l'octet contrôlé, puis, suivant que ce nombre est pair ou impair, il inscrit, respectivment, un [1] ou un [0] sur la piste de parité P.

A la lecture, on réalise la même opération sur l'octet en question. Bien sûr, s'il y a divergence du résultat, on en déduit qu'il y a une erreur. Mais il peut se trouver que deux erreurs à la fois se produisent ; par exemple :

sans erreur 0 1 1 0 0 1 0 1 → P = 1

avec 2 erreurs [1] 1 1 0 0 1 [1] 1 → P = 1

Cela reste vrai pour tout nombre pair d'erreurs. Pour remédier à cet inconvénient, on pratique une contre-expertise avec la parité longitudinale.

Parité longitudinale

En fin de chaque bloc, comme le montre la **fig. 5**, on adjoint un caractère de contrôle longitudinal LRC.

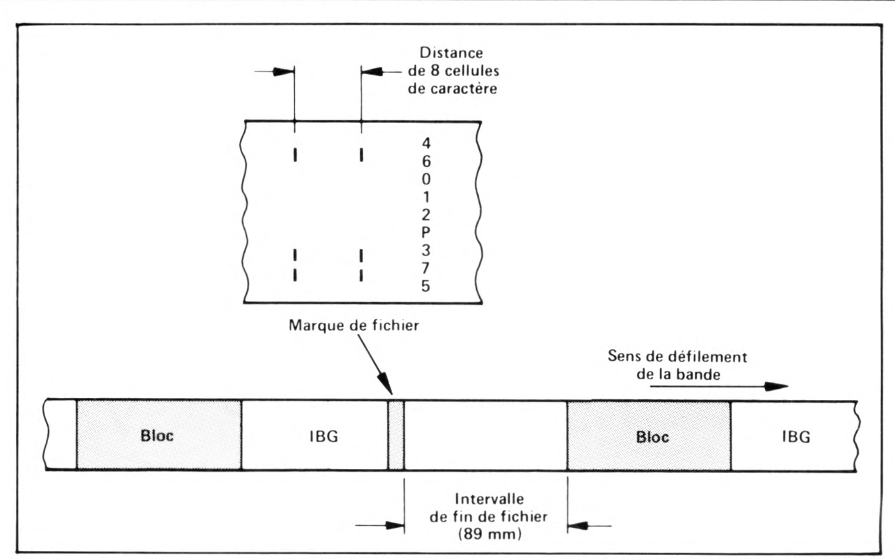


Fig. 4 - Le formatage des données en blocs séparés par des intervalles IBG réduit fortement la capacité utile d'enregistrement. Les marques de fichier servent à repérer des groupements de blocs de données (la bande est vue du côté support).

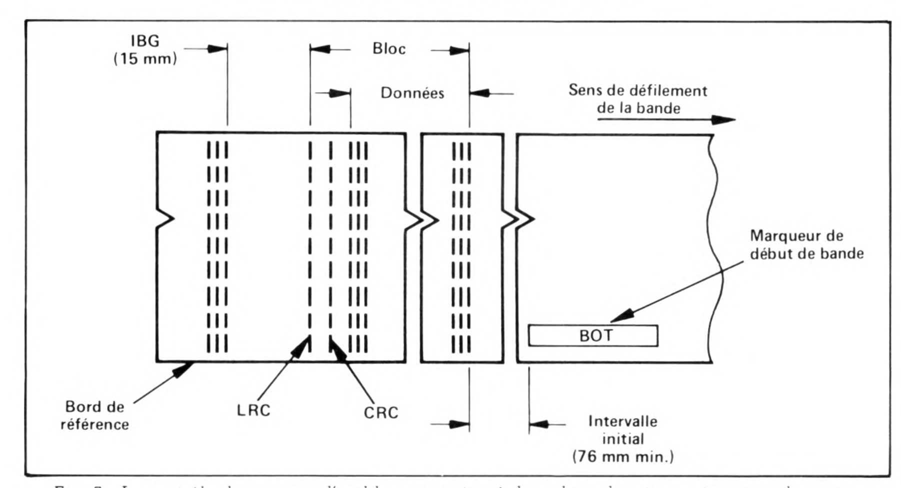


Fig. 5 - Le contrôle des erreurs d'un bloc est pratiqué dans deux directions : transversalement sur chaque caractère (VRC), et longitudinalement sur chaque piste (LRC). Le caractère de contrôle en fin de bloc CRC complète les deux contrôles précédents pour déterminer, le cas échéant, laquelle des pistes est en état d'erreur (la bande est vue du côté support).

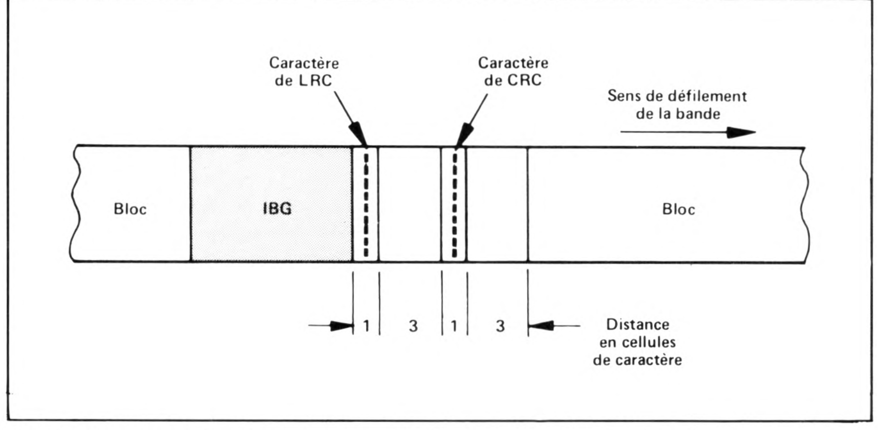


Fig. 6 - Le caractère de redondance cyclique CRC est enregistré après le bloc de données, en amont du caractère de parité longitudinale LRC, lequel termine l'enregistrement.

Celui-ci est élaboré à partir du comptage du nombre de bits enregistrés tout au long d'un bloc. Si ce nombre est pair, on inscrit un [0] et, inversement, si ce nombre est impair, c'est un [1] qui est enregistré : on travaille donc en parité « paire ». A la lecture, si le nombre de bits est impair alors

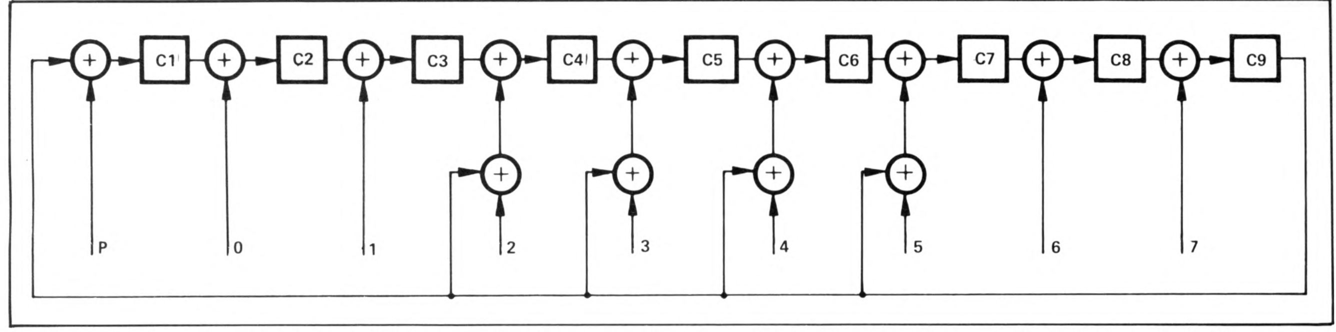


Fig. 7 - Le générateur du caractère de CRC exécute, à l'aide d'un registre à décalage associé à des « OU-exclusif », la division du polynôme de message par le polynôme générateur. Le reste de la division mis en mémoire dans le registre, constitue le caractère de CRC.

CANAL n°	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
P	1	0	1	0	0	1	1	1	1	0	0	0	0	1	1	0	1
0	1	0	1	0	1	1	0	0	0	0	1	1	1	1	0	0	1
1	1	0	1	0	1	0	0	1	1	1	1	0	0	0	0	1	1
2	1	1	1	1	0	0	1	1	0	1	1	1	0	1	1	0	0
3	1	1	0	1	1	1	1	0	0	0	1	1	1	1	0	1	1
4	1	1	0	0	1	0	0	0	1	0	0	1	1	0	0	0	0
5	1	1	0	0	0	0	1	1	1	1	0	0	1	0	1	0	1
6	1	0	0	1	1	1	1	0	0	0	0	1	1	0	1	0	1
7	1	0	1	1	0	0	0	0	1	1	1	1	0	0	1	0	1

CANAL n°	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34
P	0	1	0	1	1	0	0	0	0	1	1	1	1	0	0	1	0
0	0	1	0	1	0	0	1	1	1	1	0	0	0	0	1	1	0
1	0	1	0	1	0	1	1	0	0	0	0	1	1	1	1	0	0
2	1	1	1	1	0	0	1	1	0	1	1	1	0	1	1	0	0
3	0	0	1	0	0	0	0	1	1	1	0	0	0	0	1	0	0
4	1	1	0	0	1	0	0	0	1	0	0	1	1	0	0	0	0
5	0	0	1	1	1	1	0	0	0	0	1	1	0	1	0	1	0
6	0	1	1	0	0	0	0	1	1	1	1	0	0	1	0	1	0
7	0	1	0	0	1	1	1	1	0	0	0	0	1	1	0	1	0

Fig. 8 - Etapes successives d'un contrôle de CRC sur une suite de trente-quatre caractères où tous les bits restent à [1].

que le bit de parité est un [0], on en conclut qu'il y a eu une erreur sur la piste concernée.

Ici aussi, il peut y avoir une ambiguïté si le nombre des erreurs est pair. Néanmoins, il faut admettre que la combinaison « LRC + parité transversale d'octet » permet de réduire fortement les configurations où des erreurs pourraient échapper à ce double contrôle croisé.

Contrôle de redondance cyclique CRC

Le caractère de contrôle de redondance cyclique est inscrit après le bloc de données à une distance de quatre cellules de caractère (**fig. 6**). Ce caractère est utilisé à la lecture pour détecter si l'une des pistes fournit des données erronées ; il est combiné avec les deux contrôles précédents pour déterminer laquelle des pistes est en état d'erreur.

Le polynôme générateur est normalisé. Il a pour expression :

$$x^9 + x^6 + x^5 + x^4 + x^3 + x^0.$$

Le caractère de CRC est élaboré, à l'enregistrement, de la façon suivante : toutes les données du bloc sont additionnées, sans retenue, caractère après caractère (parité comprise) dans un registre à décalage au travers de circuits OU-EXCLUSIF. Le registre fonctionne en mode rebouclé ; il comporte neuf étages (**fig. 7**).

Entre chaque opération successive, le registre est avancé d'un pas d'horloge. L'état suivant de chaque bit est déterminé par l'état du bit précédent dans le registre, celui du bit entrant dans l'étage concerné et, pour les bits des canaux 2 à 5, de l'état présent du bit du canal 7. Chaque fois que le décalage introduit un bit [1] dans l'étage C1, le registre est décalé encore une fois.

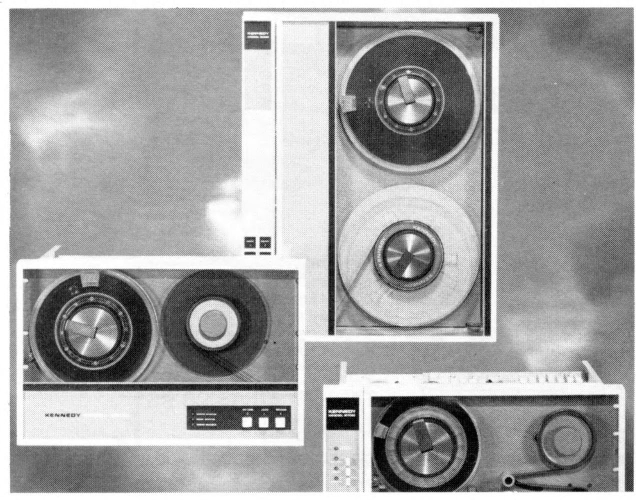
Application pratique d'un caractère de CRC

A titre d'exemple, la **figure 8** montre l'évolution du contenu du registre lorsqu'il est écrit une suite de caractères « tout à un » avec parité impaire [111111111]. Au bout de trente-quatre caractères, le registre revient à l'état « tout à zéro » [000000000]. Le caractère suivant recharge le registre « tout à un », comme pour le premier caractère.

Avant d'être écrit sur la bande, le caractère de CRC subit une transformation qui consiste à inverser tous les bits, sauf ceux des étages C4 et C6, c'est-à-dire les bits relatifs aux canaux 2 et 4.

La parité CRC est paire si le nombre de caractères de données du bloc est impair et, réciproquement, impaire si le nombre est pair. Si le caractère de CRC ne contient que des zéros, c'est que le nombre de caractères de données est impair.

A la lecture, on élabore, au cours de l'acquisition des caractères successifs du bloc, un caractère de contrôle de la



Dérouleurs fonctionnant en défilement séquentiel (marche/arrêt). Suivant leur taille, ils peuvent utiliser des bandes de longueur 2 400 pieds, 1 200 pieds ou 600 pieds (document Kennedy).

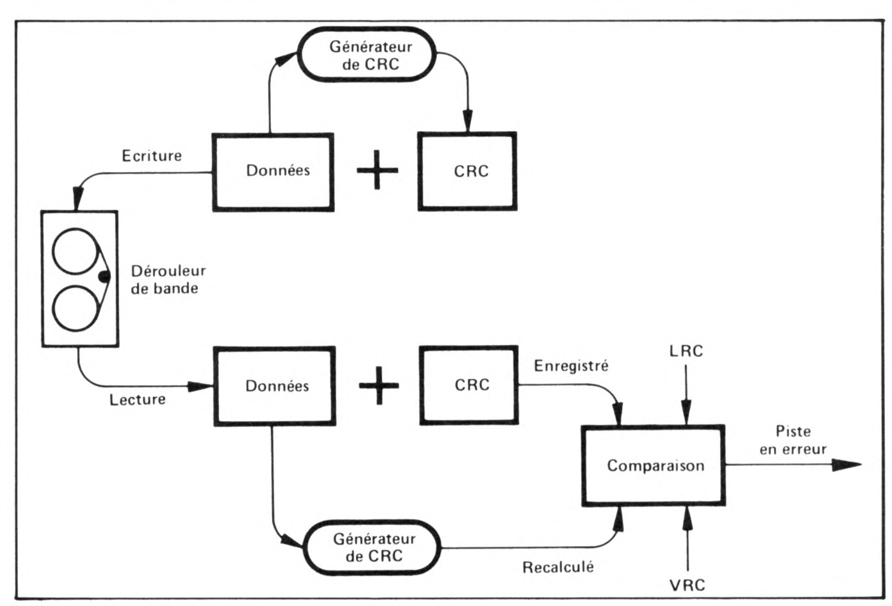


Fig. 9 - Principe de fonctionnement des circuits de détection des erreurs pouvant entacher un bloc de données. Le générateur de CRC est le même tant à l'écriture qu'à la lecture.

même manière, puis, on le compare au caractère de CRC inscrit sur la bande (**fig. 9**).

En cas d'erreur, on peut déterminer la piste défectueuse par une série de comparaisons entre le contenu des deux registres « CRC recalculé et CRC enregistré » et en confrontant le résultat aux contrôles de CRC et VRC.

Dans la pratique, on exécute plusieurs lectures du bloc erroné pour éliminer, si c'est le cas, un défaut mécanique ou électrique fortuit (poussière ou parasite).

En résumé, on considère qu'il y a une erreur sur la bande lorsque l'une des éventualités suivantes se produit :
— un caractère de données est lu avec une parité transversale paire ;
— un caractère de CRC est lu avec une parité paire, alors que l'enregistrement contient un nombre pair de caractères de données ou, inversement, à une parité impaire de CRC est associé un nombre impair de données ;
— la parité longitudinale sur une piste quelconque est impaire ;
— une piste en erreur est localisée.

Pour ce dernier cas, il subsiste une possibilité de correction.

Nous traiterons le codage de phase en 1 600 bpi dans un prochain numéro, et nous verrons à cette occasion que le formatage des bandes avec cette technique est très simplifié et ne comporte pas de caractère de CRC.

Robert Miquel

Pour mieux dominer le temps : réalisation d'une carte-horloge avec le MC 146818

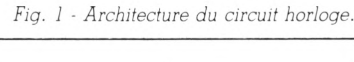
Grâce aux miracles de la micro-électronique, on assiste ces dernières années à l'avènement de circuits intégrés spécialisés, de plus en plus élaborés et de plus en plus faciles à interfacer avec des architectures de microprocesseurs. Le MC 146818 de Motorola, que nous présentons ici au travers d'une réalisation de carte horloge, requiert un minimum de circuiterie externe et peut se connecter non seulement aux microprocesseurs de la famille 6809, mais également à ceux de la famille 8085.

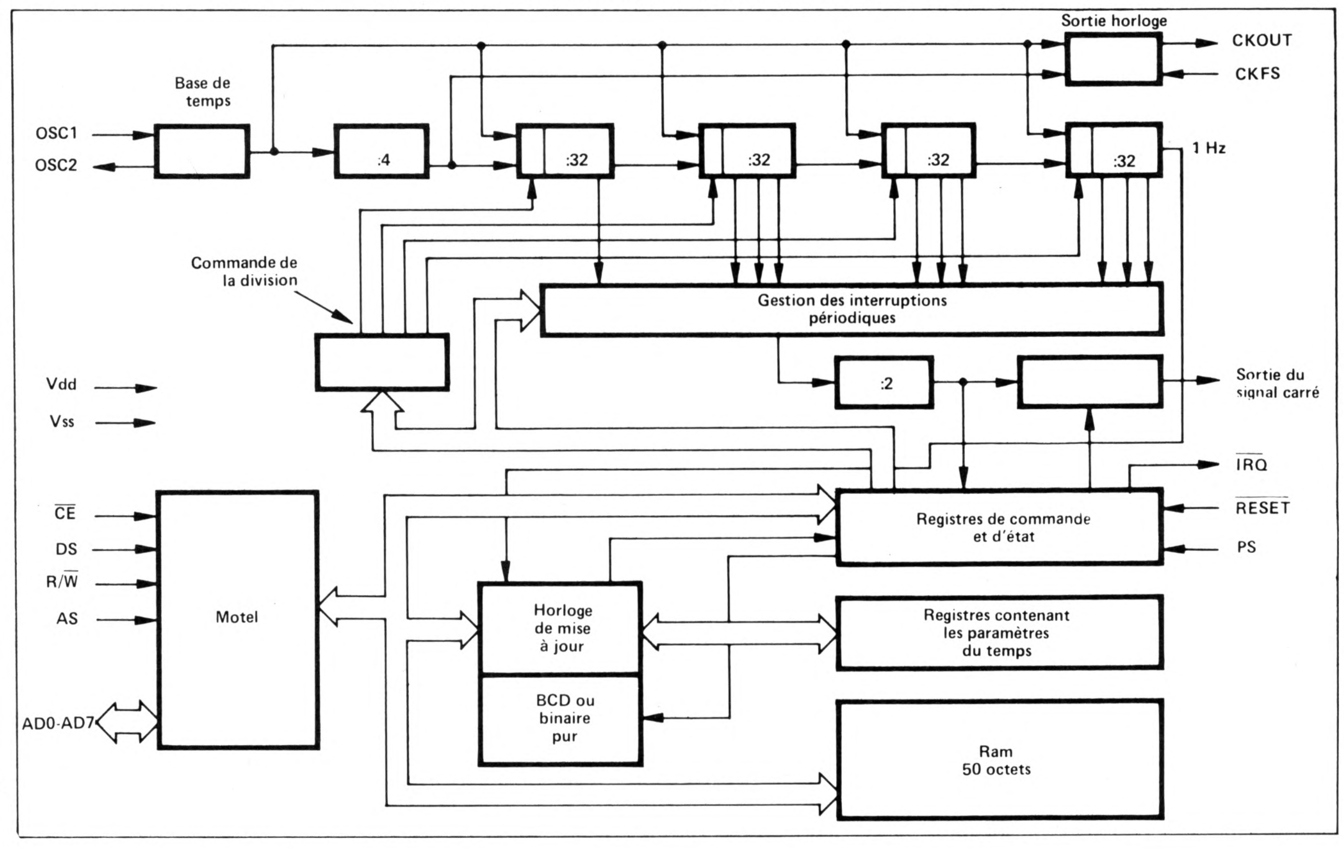
Aujourd'hui encore, beaucoup d'ordinateurs, équipés de circuits de comptage du temps, sont dotés d'horloges synchronisées par la fréquence du secteur et non secourues en cas de coupure de l'alimentation. Il en résulte une grande imprécision des paramètres du temps, sinon des valeurs erronées, dues à des oublis de mise à jour après d'importantes coupures du secteur. Généralement, ces horloges de conception sommaire, limitent leur champ d'application à l'enregistrement de l'heure et de la date de certaines activités effectuées sur ordinateur. La carte horloge que nous présentons ici, en plus de ces fonctions de base, permet, dans le cadre d'applications temps réel, d'horodater des événements et de générer des interruptions à intervalles de temps réguliers afin de lancer l'exécution de tâches périodiques.

Naturellement, cette horloge continue de fonctionner lorsque l'alimentation du micro-ordinateur est coupée, grâce à l'utilisation d'accumulateurs délivrant une tension de secours uniquement aux bornes du 146818. L'autonomie est alors importante, compte tenu de la très faible consommation de ce circuit fabriqué en technologie C-Mos. De plus, le 146818 gère les années bissextiles et permet le passage automatique de l'heure d'hiver à l'heure d'été et inversement.

Description du circuit d'horloge

L'horloge que nous avons étudiée est principalement constituée par le 146818


Fig. 1 - Architecture du circuit horloge.



qui assume toutes les fonctions de comptage du temps. Les signaux de ce circuit, dont l'architecture est représentée en **figure 1**, sont brièvement décrit dans l'encadré ci-contre. L'oscillateur interne, piloté par un quartz (trois fréquences possibles), synchronise une suite de diviseurs et de compteurs, lesquels alimentent l'ensemble des neuf registres contenant les paramètres du temps, de la seconde jusqu'à l'année.

Le 146818 se compose également de quatre registres de commande et d'état et dispose de cinquante octets de Ram réservés au stockage d'informations importantes, qui sont sauvegardées lors des coupures de l'alimentation.

La communication avec le processeur s'effectue par un bus de commande et par un bus multiplexé, qui véhicule des adresses durant le premier cycle d'horloge I2, puis les données au cours du second cycle. Les signaux de commande DS, AS et $R/\overline{W}$ s'interfacent avec le 146818 par un circuit interne, appelé « Motel », qui présente l'originalité d'assurer une véritable compatibilité avec différents types de microprocesseurs (*), sans apport de logique externe.

Le schéma de ce circuit apparaît en **figure 2.** La bascule D du Motel identifie la famille du microprocesseur utilisé lorsque se produit le signal AS (Adress Strobe). A cet instant, l'entrée DS (Data Strobe) est enregistrée. Si cette commande se présente à l'état logique « 0 », le circuit d'horloge est connecté à un bus Motorola, sinon il est relié à un bus Intel. Dans le premier cas, pendant le cycle de lecture, les signaux DS et $R/\overline{W}$ sont simultanément actifs à l'état haut. L'écriture interne s'effectue, quant à elle, par l'inversion de la commande $R/\overline{W}$. Avec l'utilisation d'un microprocesseur Intel, les validations de lecture et d'écriture s'opèrent lors du changement de niveau des signaux RD et RW.

Les registres

La **figure 3** présente l'organisation interne des registres et de la mémoire statique C-Mos. La plupart des octets sont programmables en lecture et en écriture à l'exception des mots d'état C et D adressables en lecture seulement. Les informations délivrées par ces deux indicateurs concernent l'occurrence d'événements tels que des interruptions

(*) Les familles de microprocesseurs acceptées par Motel sont les suivantes : MC 6800, 8080, Z 80, 6502.

Les signaux du 146818

Le 146818 est livré dans un boîtier de 24 broches. Voyons brièvement la fonction de chacune d'elles et les signaux émis ou reçus par le circuit.

Vcc et Vss : + 5 V et masse.

OSC1, OSC2 : broches pour connexion d'un quartz de fréquence nominale égale à 4,194 304 ou 1,048 576 MHz ou 32,768 kHz. L'indicateur du quartz utilisé s'effectue par la programmation de trois bits du registre A.

CKOUT, CKFS : la première broche délivre un signal de sortie dont la fréquence est égale au rapport de la fréquence d'oscillation du quartz sur 1 ou sur 4 selon le niveau logique du signal CKFS **(tableau I).** Généralement, la sortie CKOUT est employée comme signal d'horloge pour le microprocesseur, ce qui permet l'économie d'un second quartz.

DS et $R/\overline{W}$: comme nous l'avons vu, le 146828 peut s'interconnecter aux principaux bus de microprocesseur grâce à son circuit interne baptisé Motel (Motorola + Intel). En fonction du type de bus utilisé, les broches DS et $R/\overline{W}$ prennent une signification différente.

– **Famille Motorola MC 6800 :** la broche DS fournit au 146818 une impulsion

Fréquence d'oscillation	CKFS	CKOUT
4,194 304 MHz	1	4,194 304 MHz
4,194 304 MHz	0	1,048 576 MHz
1,048 576 MHz	1	1,048 576 MHz
1,048 576 MHz	0	262,144 KHz
32,768 KHz	1	32,768 KHz
32,768 KHz	0	8,192 KHz

Tableau I
Les différentes fréquences du signal d'horloge CKOUT

RS3	RS2	RS1	RS0	Quartz 4 ou 1 MHz		Quartz 32 kHz	
				Fréquence des interruptions	Signal SQW	Fréquence des interruptions	Signal SQW
0	0	0	0	—	—	—	—
0	0	0	1	30,517 µs	32,768 kHz	3,90625 ms	256 Hz
0	0	1	0	61,035 µs	16,384 kHz	7,8125 ms	128 Hz
0	0	1	1	122,070 µs	8,192 kHz	122,070 µs	8,192 kHz
0	1	0	0	244,141 µs	4,096 kHz	244,141 µs	4,096 kHz
0	1	0	1	488,281 µs	2,048 kHz	488,281 µs	2,048 kHz
0	1	1	0	976,562 µs	1,024 kHz	976,562 µs	1,024 kHz
0	1	1	1	1,953125 ms	512 Hz	1,953125 ms	512 Hz
1	0	0	0	3,90625 ms	256 Hz	3,90625 ms	256 Hz
1	0	0	1	7,8125 ms	128 Hz	7,8125 ms	128 Hz
1	0	1	0	15,625 ms	64 Hz	15,625 ms	64 Hz
1	0	1	1	31,25 ms	32 Hz	31,25 ms	32 Hz
1	1	0	0	62,5 ms	16 Hz	62,5 ms	16 Hz
1	1	0	1	125 ms	8 Hz	125 ms	8 Hz
1	1	1	0	250 ms	4 Hz	250 ms	4 Hz
1	1	1	1	500 ms	2 Hz	500 ms	2 Hz

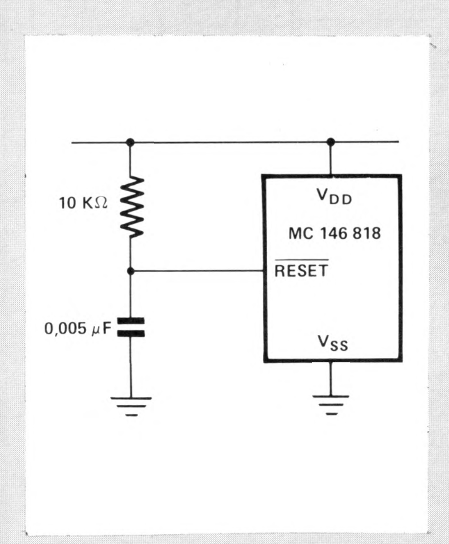
Tableau II
Fréquence des interruptions périodiques et du signal de sortie SQW

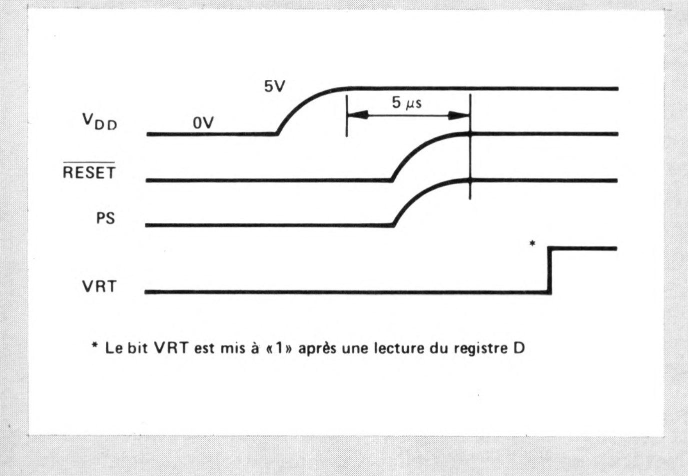
positive qui dure tout le second cycle de l'horloge Φ2 ; R/$\overline{W}$ est une ligne unidirectionnelle indiquant si le processeur effectue une opération de lecture (R/$\overline{W}$ = 1) ou une opération d'écriture R$\overline{W}$ = 0).

– **Famille Intel 8080 :** la broche DS, active à l'état bas, véhicule la commande de lecture $\overline{RD}$; la broche R/$\overline{W}$, active à l'état bas, véhicule la commande d'écriture $\overline{WR}$.

$\overline{CE}$: pour accéder au circuit d'horloge, cette ligne doit se stabiliser au niveau bas pendant l'évolution des signes AS et DS, car $\overline{CE}$ n'est pas mémorisé par le 146818. Lorsque $\overline{CE}$ revient au niveau logique « 1 », les lignes AD0-AD7 passent à l'état haute impédance. Le microprocesseur se trouve donc entièrement déconnecté du circuit d'horloge.

$\overline{IRQ}$: un niveau bas sur cette sortie provoque une interruption du microprocesseur. Le signal $\overline{IRQ}$ est maintenu au « 0 » logique tant que le programme n'a pas effectué une lecture du registre C.





* Le bit VRT est mis à «1» après une lecture du registre D

Lorsqu'aucune condition d'interruption n'est présente, cette ligne se trouve en haute impédance.

SQW : cette broche libère un signal périodique dont la plage des fréquences s'étend de 32 768 kHz à 2 Hz. Comme nous le montre le **tableau II** le choix de la fréquence de SQW s'obtient grâce à quatre bits RS3 à RS0 du registre A.

AD0-AD7 : ces huit lignes bidirectionnelles composent le bus multiplexé du 146818 qui transfère les adresses pendant le premier cycle d'horloge, puis les données au cours du second cycle. Ces lignes passent en haute impédance lorsque le circuit horloge libère son bus.

AS : une impulsion positive sur cette entrée effectue le démultiplexage du bus interne. Le front arrière de celle-ci mémorise l'adresse générée par le microprocesseur.

$\overline{Reset}$: lors d'une éventuelle reprise de secteur, cette ligne doit être maintenue au niveau bas au moins pendant 5 µs afin de permettre à l'alimentation de se stabiliser. Ce retard peut être réalisé par un simple montage RC comme nous le montre la **figure A.** La commande $\overline{Reset}$ n'affecte ni les registres paramètres du temps, ni le contenu de la Ram. Par contre, les différentes conditions d'interruptions sont effacées, ainsi que le bit SQW permettant la validation du signal périodique SQWE.

PS : comme Reset, ce signal doit être affecté d'un retard de 5 µs en cas de reprise secteur. Ce niveau bas sur $\overline{Reset}$ indique, par l'intermédiaire du bit VRT du registre D, qu'une coupure de l'alimentation a eu lieu et, par conséquent, que les informations contenues dans le circuit d'horloge ne sont plus valides **(fig. B).**

ou des coupures de courant. Ces registres sont ré-initialisés par une lecture. Les octets de commande des registres A et B déterminent les modes de fonctionnement du circuit d'horloge (voir l'encadré relatif aux registres).

Les registres 0 à 9 contiennent les paramètres du temps et les alarmes. Une mémoire d'une capacité de 50 octets et non volatile, car le 146818 est secouru par deux batteries de 2 V, permet de sauvegarder les informations qu'elle contient lorsqu'on arrête la machine. Cette Ram peut être étendue à 59 octets à condition d'invalider les fonctions de comptage du temps, soit en supprimant l'oscillateur, soit en positionnant à « 1 » le bit SET du registre B.

Les interruptions

L'horloge temps réel peut être à l'origine de trois sources d'interruption du microprocesseur.

1. – Interruptions « Alarmes » : elles se produisent chaque jour à l'heure spécifiée par les registres alarmes (alarme heure, minute et seconde) ou à période plus rapprochée, toutes les heures, minutes ou secondes, si les bits 6 et 7 des registres alarmes correspondants ont été positionnés au niveau logique « 1 ».

2. – Interruptions périodiques : par rapport aux interruptions alarmes (actives une fois par jour à une fois par seconde), les interruptions périodiques se caractérisent par une fréquence d'apparition bien plus élevée. On peut voir dans l'encadré traitant des signaux (tableau II) les différentes périodes de ces interruptions qui surviennent au rythme d'une fois toutes les 500 ms, jusqu'à une fois toutes les 30,517 µs. Le choix de la période s'effectue par la programmation des quatre bits RS3 à RS0 appartenant au registre A.

3. – Interruptions de fin de mise à jour : le circuit horloge exécute une mise à jour des compteurs une fois par seconde. Durant ces transitions de comptage, les registres paramètres du temps ne doivent pas être adressés par le microprocesseur, auquel cas les informations présentes sur le bus sont indéfinies. Afin d'éviter cet aléa de fonctionnement, le déclenchement d'une interruption en fin de comptage permet d'entreprendre en toute sécurité une éventuelle opération de lecture.

Chacune de ces trois sources d'interruption se programme individuellement

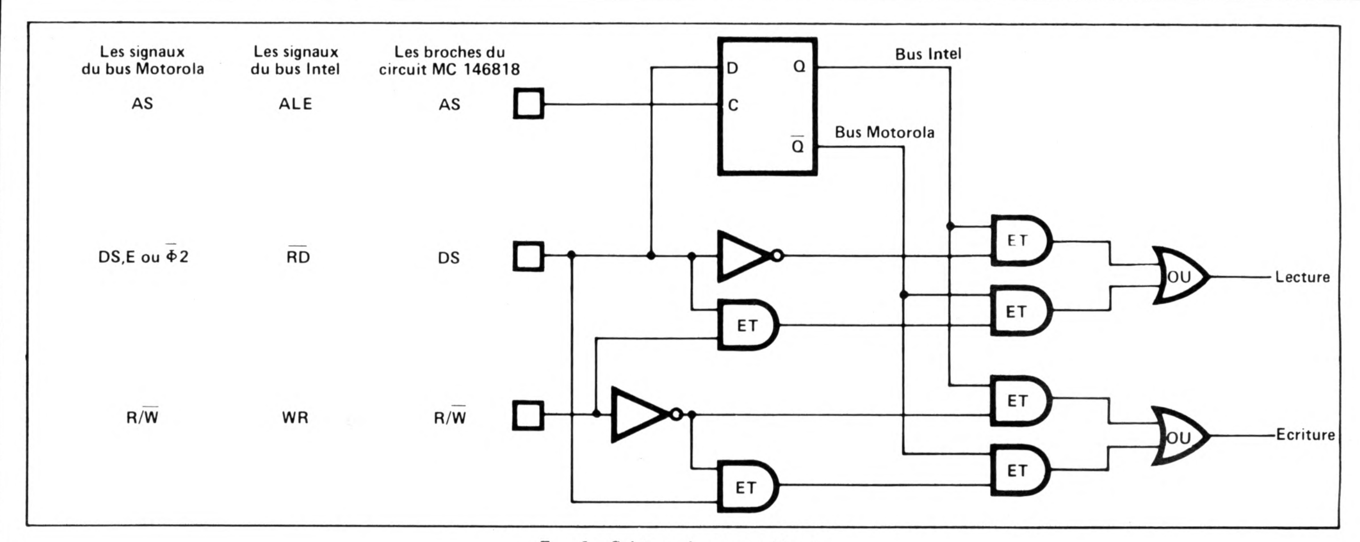


Fig. 2 - Schéma du circuit Motel.

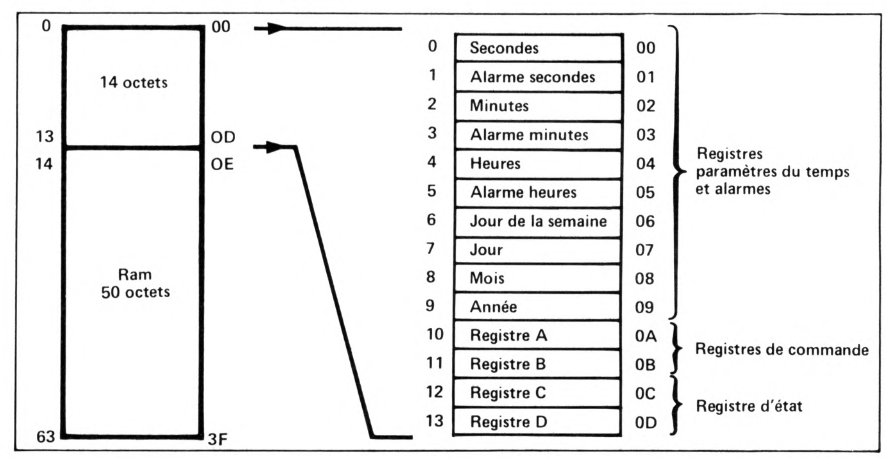


Fig. 3 - Organisation interne des registres et de la mémoire.

par l'intermédiaire des bits AIE, PIE ou VIE contenus dans le registre B.

L'inscription du « 1 » logique dans l'un de ces trois bits autorise le déclenchement d'une interruption lorsque les conditions de suspension du microprocesseur sont réunies. Par contre, une mise à « 0 » de ces éléments binaires masque toute tentative d'interruption.

Lorsque le microprocesseur se fait suspendre par le circuit d'horloge, un drapeau est positionné à « 1 » dans le registre C. Chaque source d'interruption possède son propre indicateur, appelé respectivement AF, PF ou UF. La montée à « 1 » de l'un de ces drapeaux s'accompagne également de l'activation du bit IRQF. L'analyse de cet élément binaire par le programme permet de déterminer si le circuit d'horloge est à l'origine de l'interruption.

Un lecteur du registre C remet à zéro tous les indicateurs. Par conséquent, il faut examiner individuellement l'état des trois bits AF, PF et UF afin de ne pas omettre le traitement d'une seconde, voire d'une troisième interruption survenue quasi simultanément avec la première.

Fonctionnement et programmation du circuit d'horloge

Un cycle de mise à jour s'exécute toutes les secondes. Sa fonction essentielle consiste à incrémenter le registre des secondes, de tester s'il y a dépassement et enfin d'augmenter éventuellement le compteur des minutes. Ces opérations en chaîne se succèdent jusqu'aux années. Pendant ce cycle de comptage, le circuit d'horloge vérifie également si une ou plusieurs alarmes ont été programmées. Dans l'affirmative, une interruption peut être déclenchée.

Les programmes d'exploitation

Deux programmes sont utilisés pour la gestion du circuit d'horloge : celui de la remise à l'heure et celui destiné à la lecture des registres paramètres du temps.

– **Mise à l'heure et à la date de l'horloge :** ces opérations sont effectuées par comparaison avec une montre ou une horloge. Il faut inhiber les interruptions propres à ce circuit et arrêter le cycle de mise à jour. Cette dernière opération s'effectue en positionnant à « 1 » le bit SET du registre de commande B. A ce stade du programme, le chargement de l'heure et de la date dans les registres peut alors commencer. Le comptage démarre ensuite par l'inscription de « 0 » dans le bit SET.

– **Programme de lecture :** outre la lecture des différents paramètres du temps dans les registres appropriés, le programme doit s'assurer de la validité des informations prélevées sur le bus. En effet, si une lecture intervient lors d'une transition de comptage, les données délivrées par le circuit d'horloge ne sont pas garanties. Une solution, pour prévenir cette anomalie, consiste à prélever les informations du circuit d'horloge dès le déclenchement de l'interruption provoquée par la fin du cycle de mise à jour.

Réalisation de la carte horloge

La carte horloge que nous avons développée **(fig. 4)** s'intègre dans une architecture construite autour d'un 6809. Cette horloge conçue principalement à partir d'un 146818 n'a posé aucun problème de réalisation matérielle. Comme ce circuit, hautement

Fig. 4 - Schéma de principe de la carte horloge.

spécialisé, est capable à lui seul de prendre en charge toutes les fonctions de comptage du temps, le travail pour le développement de cette carte s'est limité à étudier son interfaçage avec les signaux du 6809 et à maintenir le fonctionnement du 146818 sur batterie en cas de coupure de l'alimentation secteur.

Interface avec le microprocesseur

Le dialogue entre le microprocesseur et le 146818 s'établit séquentiellement par un bus unique où transitent d'abord les adresses, puis les données.

A l'intérieur du circuit d'horloge, le démultiplexage adresses-données s'effectue grâce à deux signaux externes. Le premier, AS, assure le stockage de l'adresse générée par le microprocesseur sur son front descendant. Le second, DS, valide l'écriture ou la lecture d'une donnée sur son flanc arrière. Le diagramme des temps **(fig. 5)** fait ressortir les équations booléennes de AS et DS :

$$\begin{cases} AS = CE.\Phi 2 \\ DS = CE.\Phi 2 \end{cases}$$

ou Φ2 représente le cycle horloge du microprocesseur et CE (Chip Enable) la sélection du 146818.

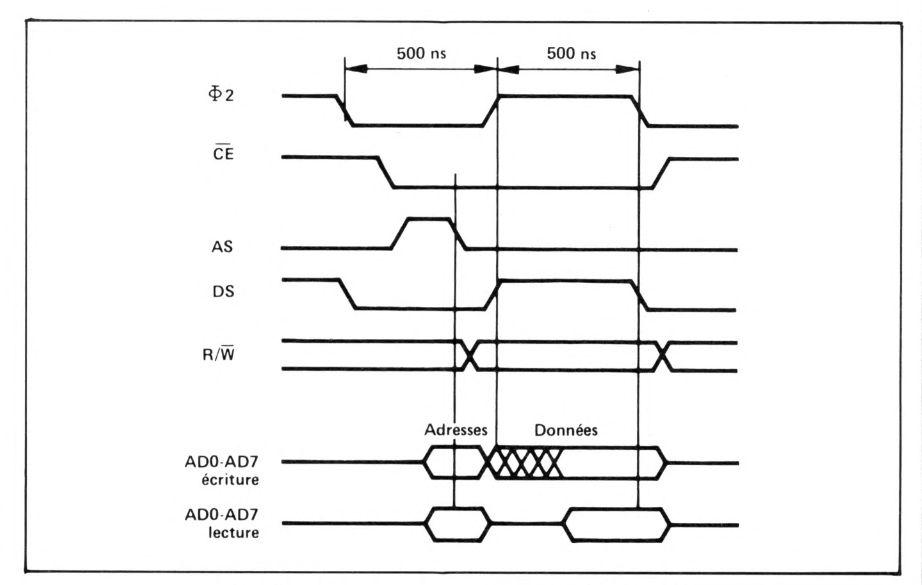


Fig. 5 - Diagramme des temps du circuit MC 146818.

Comme nous venons de le constater, les signaux AD et DS employés pour le démultiplexage du bus interne sont également utilisés pour commander les circuits externes « trois états » qui réalisent la jonction des lignes d'adresses et de données en un bus unique composé de huit bits. Le transfert bidirectionnel des informations nécessite deux signaux de validation, un pour la lecture, un autre pour l'écriture. Data Out et Data In, générés à partir de DS et R/$\overline{W}$, effectuent la commande de ces deux fonctions respectives.

Les lignes d'adresses constituées par 6 bits uniquement, suffisent à l'accession des 64 registres internes. Enfin, les signaux $\overline{\text{Reset}}$ et $\overline{\text{IRQ}}$, issus du bus Motorola, sont directement connectés au circuit d'horloge.

Les registres de commande et d'état

Nous allons examiner ici le rôle des éléments binaires des différents registres A, B, C et D du 146818.

Registre A :							
b7	b6	b5	b4	b3	b2	b1	b0
UIP	DV2	DV1	DV0	RS3	RS2	RS1	RS0

UIP : c'est le seul bit des registres A et B adressable uniquement en lecture. Lorsque cet indicateur passe au niveau « 1 », il signale que le cycle de mise à jour est en train de s'exécuter ou qu'il va commencer dans moins de 244 μs. Pendant les transitions du cycle de mise à jour dont la durée peut varier de 248 μs (quartz à 4 MHz) à 1984 μs (quartz à 32 kHz), les registres paramètres du temps ne doivent pas être lus par le microprocesseur. Si cette condition n'est pas respectée, la validité des informations prélevées sur le bus n'est plus garantie.

RS3 à RS0 : la programmation de ces quatre bits détermine, d'une part, l'intervalle de temps qui sépare les interruptions périodiques et, d'autre part, la fréquence du signal de sortie SQW. La validation des interruptions périodiques et du signal de sortie s'accomplit par la programmation respective des bits PIE et SQWE.

DV2 à DV0 : ces trois bits permettent, en fonction du quartz utilisé, de définir la division à effectuer sur la fréquence d'oscillation du quartz. Par exemple, 000 pour 4 MHz et 010 pour 32 kHz.

Registre B :							
b7	b6	b5	b4	b3	b2	b1	b0
SET	PIE	AIE	UIE	SQWE	DM	24/12	DSE

SET : lorsque ce bit est à « 0 », l'incrémentation des compteurs s'effectue normalement une fois par seconde. Par contre, s'il passe à « 1 », la progression du cycle de mise à jour est suspendue. Le chargement des registres internes peut alors commencer.

PIE, AIE, UIE : le circuit d'horloge génère trois interruptions différentes, chacune armée par l'un de ces trois signaux.

SQWE : valide le signal de sortie SQW dont la fréquence varie suivant le contenu des bits RS3 à RS0.

DM : le chargement des registres internes s'effectue soit en mode binaire (DM = 1), soit en mode BCD (DM = 0).

24/12 : le comptage des heures s'incrémente au choix jusqu'à 24 (bit à 1) ou jusqu'à 12 (bit à 0).

DSE : lorsque ce bit est positionné à « 1 », le circuit prend en charge les changements d'horaire au printemps (dernier dimanche d'avril) et en automne (dernier dimanche d'octobre).

Registre C :							
b7	b6	b5	b4	b3	b2	b1	b0
IRQF	PF	AF	UF	0	0	0	0

IRQF : signale l'occurrence d'une interruption. En effet, ce bit prend la valeur logique « 1 » lorsqu'une ou plusieurs des conditions (PF, AF et/ou UF = 1) se réalisent.

PF, AF et UF : indicateurs des trois types d'interruptions (périodique, alarme et fin de mise à jour respectivement).

Registre D :							
b7	b6	b5	b4	b3	b2	b1	b0
VRT	0	0	0	0	0	0	0

VRT : ce bit initialisé à « 1 » passe à « 0 » dès la détection d'une coupure de courant. Une lecture du registre D, positionne automatiquement VRT à 1.

Fonctionnement sur batterie

En présence de la tension d'alimentation, la batterie se charge à travers la résistance R_4. Dès que le + 5 V disparaît, la diode D_2 devient conductrice et la tension de la batterie s'applique exclusivement sur le 146818 qui peut ainsi poursuivre son fonctionnement. Cependant, durant cette phase transitoire, les signaux peuvent perdre leur niveau d'une manière désordonnée et entraîner une écriture aléatoire dans les registres internes du 146818.

Afin de prévenir ce type d'incident, il importe de connecter les signaux $R/\overline{W}$ et $\overline{CE}$, délivrés par des portes à collecteur ouvert, au potentiel positif de la tension batterie par l'intermédiaire d'une résistance de 4,7 kΩ.

Jean-Pierre Deganis

SEMAINE 8

Quand il s'agit de systèmes à pipeline, aucun microprocesseur ne peut inverser le sens d'un bus de données aussi rapidement que notre nouveau Am29117.

Pourquoi ? Parce que l'Am29117 n'a même pas à s'inquiéter de retourner le bus.

En effet, nous avons ajouté un second port à notre Am29116.

Grâce à l'addition de ce port, il n'est plus nécessaire d'inverser la direction du bus à chaque cycle. Les problèmes compliqués de séquentiel au niveau du bus deviennent d'une simplicité enfantine.

Vous disposez de tout cela sans aucune dégradation de performance.

Am29117

Le retournement rapide

Vous pouvez encore permuter, masquer et fusionner un mot dans un seul cycle d'instructions de 100 ns. Ou mémoriser directement des constantes en microcode.

Mais cette architecture à double port permet-elle réellement un débit supérieur de 15 % à l'intérieur d'un système ?

Envoyez donc vos données dans l'Am29117. Vous obtiendrez la réponse avant même de vous en être aperçu.

SEMAINE 9

De la représentation électronique d'une image ou d'un document, l'Am7970, notre nouveau processeur de compression et d'expansion va extraire l'information utile, à l'exclusion de tout le reste.

Des images qui auraient nécessité plusieurs minutes pour être transmises et des milliers d'octets pour être mémorisées vont demander jusqu'à 50 fois moins de temps et d'espace.

Mieux encore, le même circuit peut restituer une image dans sa forme originale pendant que, simultanément, il en compresse une autre.

Am7970

"Retenir l'essentiel"

En réduisant toute une carte à un seul composant, l'Am7970 va aussi vous permettre de simplifier votre environnement.

Par la même occasion, vous gagnerez du temps, car avec un Am7970 vous remplacerez un logiciel qui aurait demandé des heures de mise au point.

De plus, l'Am7970 est conforme aux Groupes 3 et 4 des standards recommandés par le CCITT.

Ainsi, les documents que vous allez compresser pourront être restitués par un autre utilisateur, dans un autre bureau, un autre pays...

Un composant unique qui effectue la compression et l'expansion d'images, conformément aux standards du CCITT. Désirez-vous en savoir plus ? Nous sommes à votre disposition ! Appelez ou écrivez-nous.

SEMAINE 10

Coupez l'alimentation de vos systèmes conçus avec le 2910... Puis remplacez le 2910 par l'Am29C10A en C.MOS et rebranchez là.

Vous venez de réduire de 80 % la puissance consommée, soit plus d'un watt par boîtier microcontrôleur.

Pourquoi ? Parce que, toutes choses égales par ailleurs — performances, qualité, prix —, l'Am29C10A consomme cinq fois moins de courant. Même à 10 MHz.

Surpris ? Vous ne devriez pas.

Am29C10A

Rèduisez votre consommation

Advanced Micro Devices a créé le phénomène 2900 bipolaire. L'Am29C10A est le premier membre de la famille à être converti en C.MOS. C'est un gage d'avenir pour les autres.

L'Am29C10A. Une solution élégante pour réduire la puissance. Sans concessions.

DISTRIBUTEURS FRANCE : **A2M :** 6, av. Charles-de-Gaulle - 78150 LE CHESNAY - Tél. : (1) 39.54.91.13 - Telex 698 376 F / **ASAP :** rue des Trois Peuples - Z.A. Montigny-les-Bretonneux - 78190 St QUENTIN EN YVELINES - Tél. : (1) 30.43.82.33 - Telex 698 887 F / **RTF :** 9, rue d'Arcueil - 94250 GENTILLY - Tél. : (1) 46.64.11.01 - Telex 201 069 F / **SCAIB OUEST :** 6, boulevard Adolphe-Billault - 44200 NANTES - Tél. : 40.20.04.81 - Telex 711 660.

DISTRIBUTEUR BELGIQUE : **N.V. ARCOBEL :** Terlindenhofstraat 36, Bte 7 - P.O. Box 110 - B.2060 Antwerpen-Nerksem - Tél. : (3) 646.70.48 - Telex 73026.

Nouveaux Produits

Carte pour mini ou micro

Contrôleur de disque

Type : **QD 32**

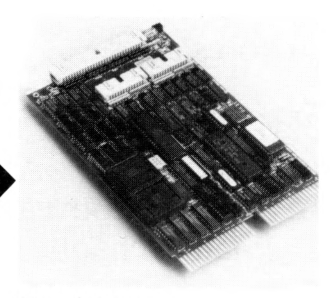
Fabricant : Emulex

Représentant : **Générim**

Ce contrôleur permet la connexion de disques SMD ou SMD/E de grande capacité sur Microvax 2 qu'un « slot » en émulation KDA 50 de Dec

Autres caractéristiques
système DMA gérant les E/S et la vitesse de transfert sur le bus ; tampon 32 K octets à 2,5 M octets par seconde ; transfert à partir de secteurs contigus pour l'amélioration des débits

Service lecteurs n° 1



Contrôleur intelligent d'E/S série

Type : **MVME 332**

Fabricant : **Motorola**

Construite autour d'un 68010 qui prend en charge tous les protocoles de communication et le transfert des données programmables via un bus VME, cette carte comporte un microprogramme qui facilite l'interfaçage avec tout système d'exploitation pour chaque port.

Autres caractéristiques
huit canaux (50 à 76 800 bauds) ; interface RS 232 C ; neuf connections ; Ram 128 ou 512 K octets ; logiciel pilote pour Versados et System V 168

Service lecteurs n° 2

Matériels d'occasion utilisez les petites annonces de « minis et micros »

Graphique standard VME

Type : **MVME 390-1**

Fabricant : **Motorola**

Ce module, adaptable à de nombreux moniteurs monochromes et couleurs, est conçu pour des applications de haute et moyenne résolution, comme le contrôle de processus, les stations de travail (CMD, CAM, CAE)

Autres caractéristiques
résolution 1 024 × 1 024 pixels ; 384 K octets ; huit couleurs à partir de 4 096 teintes ou huit nuances de gris depuis seize teintes ; accessibilité mémoire en plan ou en pixel

Service lecteurs n° 3

E/S compatible Multibus

Type : **PMM-IOP 1**

Fabricant : **Plessey Microsystems**

Organisée autour du microprocesseur iAPX86, cette carte gère huit canaux à 9 600 bauds. Sa compatibilité avec le système Unix lui permet de prendre en charge la gestion de tâches d'E/S telles que la conversion des caractères en sortie ou la génération automatique de « CR » et « LF ».

Autres caractéristiques
16 K mots en Eprom ; Ram tampon de 16 K mots à double entrée pouvant être segmentée pour réaliser huit mémoires tampon en sortie et une mémoire tampon rotative en entrée ; connexion directe aux périphériques ou par modem de type asynchrone

Service lecteurs n° 4

Emulation 3270 en attachement coaxial

Type : **Cesam Coax**

Fabricant : non précisé

Représentant : **Folog Informatique**

Compatible avec la carte Irma et supportant le clavier II Olivetti, cette carte permet le transport des logiciels d'échange de données sur l'ordinateur central

Autres caractéristiques
logiciels de transport de fichiers sous Dos/VSE, MVS/TSO, VM/CMS et VSPC

Service lecteurs n° 5

Communication au bus VME

Type : **TSVME 500/530/531/580/581**

Fabricant : **Thomson Semiconducteurs**

Le modèle 500 de cette famille de cinq cartes est à quatre canaux de liaison série asynchrone RS 232 C, RS 422 ou boucle de courant, avec des vitesses de transfert programmable séparément de 50 à 38,5 K bauds. Les 530 et 531 sont des contrôleurs intelligents basés sur le 6800 à 8 ou 10 MHz. Selon les modèles, la Ram est de 128 ou 512 K octets et la Rom de 64 ou 128 K octets. La carte 580, issue de la 530, possède une Prom, un logiciel de communication permettant la gestion des niveaux 1 et 2 du protocole X25. La 581 issue de la 531 a également un logiciel de communication pour la gestion des niveaux 1 à 3 du X25 (gestion des ressources CPU, mémoire, DMA, E/S, pilotage des coupleurs HDLC pour le niveau 1 ; gestion du niveau trame, pour le niveau 2 et gestion du niveau paquet pour le niveau 3).

Service lecteurs n° 6

AVERTISSEMENT

D'une manière générale, les prix publiés dans « minis et micros » ne sont donnés qu'à titre indicatif. De même, les caractéristiques techniques paraissant dans les colonnes de la rubrique « nouveaux produits » (exempte de tout caractère publicitaire) nous sont communiquées par les sociétés concernées.

Communication pour IBM-PC et compatibles

Type : **WD 4025**

Fabricant : **Western Digital**

Cette carte, conforme aux recommandations X25 Ccitt, est compatible IBM-PC/XT ou AT et permet donc l'accès au réseau public tel que Transpac

Service lecteurs n° 7

Mémoire Multibus

Type : **Sam - Hcram**

Fabricant : **SGS**

Cette carte Dram a une capacité totale de 256 K octets à 4 M octets, grâce à des puces de 64 ou 256 K octets. Elle est compatible IEEE 796 avec une plage d'adressage de 24 bits

Autres caractéristiques
transfert des données sur 8 ou 16 bits ; adresse de base fixée par cavaliers ou par incréments de 4 K octets ; adressage de 16 M octets ; rafraîchissement du réseau de cellules Ram dynamiques.

Service lecteurs n° 8

Convertisseurs A/N et A/N - N/A

Type : **TSVME 402/403**
Fabricant : **Thomson Semiconducteurs**

Ces interfaces VME analogiques-numériques (402) et analogiques-numériques/numériques-analogiques (403) comportent seize entrées analogiques, 12 bits permettant deux modes de fonctionnement programmables par logiciel. Tensions ± 5 et ± 10 V. La 403 est dotée en plus de huit sorties analogiques 12 bits pouvant se connecter par relais et être ajustées par logiciel. **Prix :** 13 000 FF (TSVME 402) et 19 000 FF (TSVME 403).

Service lecteurs n° 9

Interfaces VME optocouplées

Type : **TSVME 400/401**
Fabricant : **Thomson Semiconducteurs**

Le modèle 400 comporte 48 entrées isolées par optocoupleurs avec circuit anti-rebondissement. Chaque groupe de quatre entrées peut être connecté à un interrupteur ou à un détecteur de proximité bi ou trifilaire. Le modèle 401 a 32 sorties à relais plus une sortie analogique de résolution 12 bits ; fonctionnement ± 10 V ; état des sorties visualisé par huit leds. **Prix :** 7 500 FF (400) et 7 500 à 10 000 FF (401)

Service lecteurs n° 10

Mémoires au bus VME

Type : **TSVME 202/203/204**
Fabricant : **Thomson Seconducteurs**

Ces trois cartes de mémoires dynamique (202), statique (203) et Ram/Eprom (204) sont au bus VME. La 202 existe en trois versions : 512 K octets, 1 et 2 M octets. Adressable dans tout l'espace mémoire VME ; décodage des modificateurs d'adresse ; sélection accés donnée et/ou programme superviseur et/ou utilisateur, etc. La 203 se fait également en trois versions : 64, 128 et 256 K octets ; 32 supports ; sauvegarde pendant les coupures d'alimentation ; temps d'accès 170 ns. La 204 dispose de 24 supports Jedec 28 broches et se divise en trois bancs adressables séparément. **Prix :** 9 000 à 17 000 FF (202), 11 500 à 22 000 FF (203) et 6 400 FF (204).

Service lecteurs n° 11

Mémoire multifonction

Type : **TSVME 201**
Fabricant : **Thomson Semiconducteurs**

Cette carte VME multifonction est disponible en trois versions avec des capacités de 256 K octets pour la TSVME 201-1, 512 K octets pour la TSVME 201-2 et 1 M octet pour la TSVME 201-3. Le temps d'accès est de 450 ns avec détection de parité.

Autres caractéristiques
quatre supports pour mémoires mortes ; circuits d'E/S ; temporisateur ; interrupteur programmable ; visualisation des états principaux par led ; format double Europe.
Prix : 12 000 FF (modèle 1) et 15 000 FF (modèle 2).

Service lecteurs n° 12

CPU bus VME

Type : **TSVME 101**
Fabricant : **Thomson Semiconducteurs**

Cette carte de base est conçue autour d'un 6800 à 8 MHz pour la TSVME 101-1 et 10 MHz pour le modèle 2.

Autres caractéristiques
huit supports mémoire ; 64 K octets de Ram ; 256 K octets de Rom ; adressage jusqu'à 16 M octets ; sept niveaux d'interruption ; deux ports série RS 232 C ; connexion au bus G 64.
Prix : 9 500 FF (101-1) et 11 000 FF (101-2).

Service lecteurs n° 13

CPU avec 68010

Type : **TSVME 102/103/104**
Fabricant : **Thomson Semiconducteurs**

Ces cartes au bus VME supportent un 68010 à 10 MHz, possèdent deux E/S séries asynchrones RS 232/RS 422, une horloge temps réel et moniteur. La 102 est dotée d'une MMU (68451), 128 K octets de Rom, 64 K octets de Ram, d'une interface Sasi avec

(suite page 48)

(suite de la page 47)

DMA et d'une interface Centronics. Les 103 et 104 ont une Rom de 256 K octets et une Ram C-Mos de 32 K octets statique sauvegardée. Contrôle de disques souples, gestion de sept niveaux d'interruption vectorisés internes et externes. Disponible avec coprocesseur 68881.
Prix : 17 000 FF (102) et 13 000 FF (103).

Service lecteurs n° 14

Coupleur de bande magnétique

Type : **2501-7509-7**
Fabricant : Microproject
Représentant : **ERN**

Ce module, au format double Europe, s'utilise comme interface entre le bus VME et les formateurs de bandes magnétiques standard (Pertec, Kennedy, CDC, etc.) afin d'utiliser des bandes neuf pistes 1/2 pouce compatibles IBM.
Autres caractéristiques
gestion des commandes ; mémoire tampon de 64 à 4 096 octets pour le transfert des données ; liaison par connecteurs cinquante points pour câble plat.

Service lecteurs n° 15

Périphériques de stockage

Disques rigides pour Macintosh

Type : **Mac 10** et **Mac 20**
Fabricant : Paradise Systems
Représentant : **Micro Connection International**

Ces disques sont partageables par volumes de 400 K octets au sein du réseau Apple Talk et peuvent servir de « spooler » d'imprimante.
Autres caractéristiques
logiciel de sauvegarde sur disquettes des fichiers modifiés. **Prix :** 14 400 FF (10 M octets) et 16 700 FF (20 M octets).

Service lecteurs n° 16

Ecrans et saisie

Terminal graphique



Type : **3620**
Fabricant : **Secapa**

Ce terminal couleur sur socle orientable est destiné aux professionnels de la CAO-DAO, à la cartographie, à l'architecture, etc. Il est compatible avec 4010, 4014, Plot 10, et offre toutes les fonctions graphiques et alphanumériques.
Autres caractéristiques
écran de 48 cm ; définition 1 024 × 800 ; 16 ou 256 couleurs choisies dans une palette de 4096.

Service lecteurs n° 17

Sauf indication contraire, tous les prix annoncés en rubrique « nouveaux produits » sont des prix hors taxes

Tablettes à numériser

Type : **TG-100** et **TG-8000**
Fabricant : **Geveke Electronics**

Dotées d'une interface série V 24, ces gammes peuvent recevoir un stylo optique.
1005 : surface de travail 13 × 13 cm (4 925 FF) ;
1 011 : surface 28 × 28 cm (7 950 FF) ;
1 017 : format A3 (10 130 FF).
Résolution 0,127 mm ; précision ± 0,381 mm ; curseur à un ou quatre boutons.
8011 : surface 28 × 28 cm (10 135 FF) ;
8017 : format A3 (20 075 FF) ;
8024 : format A2 (34 805 FF) ;
8036 : format A1 (46 455 FF).
Résolution 0,0254 mm ; précision ± 0,254 mm ; curseur à trois ou seize boutons.

Service lecteurs n° 18

Recopie d'écran

Recopie d'écran

Type : **Cis** et **Smart Buffer**
Fabricant : **Benson**

CIS : composé d'un processeur à interpolation et d'un traceur à jet d'encre, ce sysème CAO restitue une image 3D couleur de 1 280 × 1 024 pixels, avec 4 096 nuances par pixel.
Prix : 261 250 FF.
Smart Buffer : option matérielle des traceurs à plume de la série 16, ce système permet d'optimiser les ressources de l'utilisateur, de fournir plusieurs dessins originaux sans renvoyer le fichier et de diminuer le temps de tracé en traitant chaque couleur séparément.
Prix : 15 000 FF (512 K octets).

Service lecteurs n° 19

Terminal couleur à mémoire de points

Type : **HP 2397 A**
Fabricant : **Hewlett-Packard**

Parce qu'il dispose de huit couleurs sélectionnées parmi 64 nuances, ce terminal est adapté à la cartographie, à l'assistance de tests, à la présentation de rapports, ainsi qu'à l'instrumentation
Autres caractéristiques
deux définitions : 512 × 390 ou 640 × 400 pixels ; onze types de lignes ; tracé provisoire ; compatible Tektronix 4010/4014 et Ansi X 3.64.

Service lecteurs n° 20

Moniteurs couleur

Type : **Supervision**
Fabricant : Taxan
Représentant : **ERN**

Gamme complémentaire disposant de quatre moniteurs avec leurs cartes respectives pour Apple II, IBM-PC et compatibles.
Supervision II, résolution 510 × 262 ;
Supervision III, résolution 640 × 262 ;
Supervision IV M, résolution 640 × 400 ;
Supervision IV, résolution 790 × 412 ;
RGB-II BX, carte couleur 80 colonnes, seize couleurs Apple II pour Supervision II et III ;
RGB-IIE 80 64X, carte 80 colonnes, seize couleurs + 64 K Ram pour Supervision II et III ;
Kif 3810, carte couleur IBM-PC, 24,75 kHz pour

(suite page 51)



Les bases de données

Les fichiers sont indispensables à tout système informatique : ils constituent le moyen d'archivage temporaire ou permanent des programmes et des données.

L'organisation logique d'un fichier est simple et son utilisation ne pose aucun problème. La conception d'un fichier est facile : on raisonne en termes d'enregistrement, le plus souvent de structure fixe ; et on lui adjoint ou non une clé. On dit qu'un fichier classique a une structure figée car un enregistrement tient lieu de relation unique et permanente entre ses composants.

Aussi, la nécessité d'organiser différemment certaines données oblige à créer de nouveaux fichiers à partir de ceux existant déjà. Si le volume des données concernées est trop grand, on risque d'aboutir à des redondances et à des occupations de supports abusives, surtout s'il s'agit de disques. L'utilisation d'une base de données s'impose donc, d'autant que, les progrès technologiques aidant, les bases de données ont déjà attaqué le marché des minis (celui des micros est pour demain).

base de donnée (Data Base)

C'est un ensemble d'informations exhaustives et non redondantes, structuré et enregistré sur des supports accessibles par l'ordinateur pour satisfaire simultanément plusieurs utilisateurs de façon sélective et en un temps opportun. Si les informations sont géographiquement réparties sur des installations informatiques reliées par un moyen de communication (un réseau, par exemple) alors la base de données est dite répartie (BDR — Distributed Data Base).

Certains emploient indifféremment les termes « banque de données » et « base de données » car, en réalité, la nuance paraît très faible (l''anglais a hésité entre Data bank et Data Base pour choisir finalement Data Base).

A toute base de données, on associe un dictionnaire de données. C'est une description centrale des fichiers de la base dans laquelle on place les informations nécessaires au contrôle des redondances admises dans la base et celles relatives au degré de confidentialité liées à certaines informations de la base (libre accès, accès limité aux utilisateurs de telle ou telle classe, etc.).

trois niveaux de représentation

Le niveau interne est celui vu par le programmeur et se traduit par la connaissance des fichiers (organisation interne, méthode d'accès à un enregistrement, encombrement du fichier) et de leur support (disques, bandes, mémoire de masse, etc.) ainsi que par le langage de programmation nécessaire à leur gestion.

Le niveau conceptuel est totalement indépendant de la machine. C'est à ce niveau que l'on décide quelles informations seront mises dans la base de données, comment elles sont reliées entre elles, quelles contraintes elles doivent respecter de par la nature des phénomènes qu'elles représentent.

Le niveau externe correspond aux différents groupes d'utilisateurs. En général, tout groupe d'utilisateurs possède sa sous-base de données contenant les informations auxquelles ceux-ci ont le droit d'accéder, ▶

▶ car ils connaissent les procédures d'accès et de manipulation des données (création, modification, lecture, etc.). Ainsi, un utilisateur ne dialogue plus avec le système de fichiers, il travaille par l'intermédiaire d'un système de gestion de base de données (SGBD) qui, à l'aide d'un dictionnaire de données, transforme ses requêtes en ordres exécutables par le système de fichiers. La **figure 1** représente la place usuelle d'un SGBD (Data Base Management).

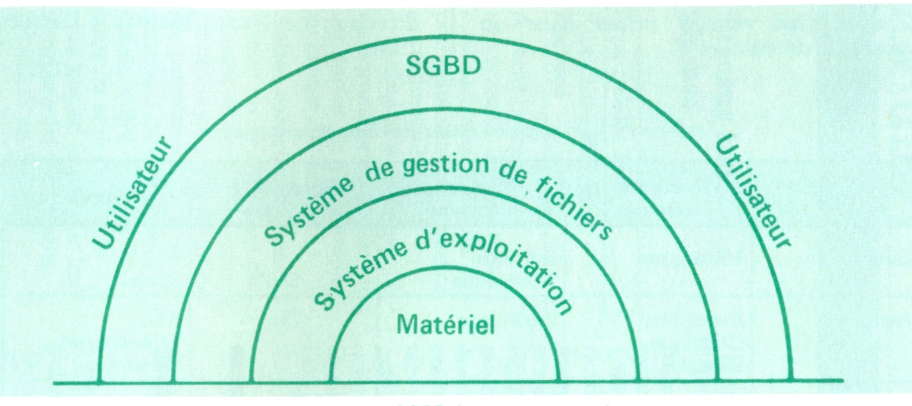


Fig. 1 - Place d'un SGBD dans un système informatique.

Une base de données exige un entretien régulier constituant la tâche de l'administrateur de base de données (Data Base Manager). Celui-ci est responsable de la définition du schéma de la base (trois niveaux de représentation) : il définit les droits d'accès en spécifiant différentes sous-bases ; il choisit la stratégie de réponse sur erreur ; il observe le fonctionnement continu de la base de données et effectue les changements rendus nécessaires par l'adaptation ou par la modification des circonstances externes.

structure des bases de données

L'information contenue dans une base de données peut être structurée dans une des trois grandes classes définies en fonction de la nature des associations (dites aussi relations) qu'elles permettent de modéliser **(fig. 2).**

Le modèle hiérarchique, le plus ancien et le plus proche des systèmes de fichiers et le plus fréquemment utilisé aujourd'hui, a pour ancêtre le produit IMS (Information Management System) d'IBM de la fin des années soixante. Il donne des structures en arbre avec des parcours partant de la racine (relation dite 1 — n, un père, n fils). L'inconvénient majeur de ce modèle est la difficulté de représenter les relations m — n, ce qui se traduit par la nécessité de formuler différemment deux requêtes parfaitement symétriques (« quels produits achète le client X ? », « quels clients achètent le produit Y ? », par exemple).

Le modèle en réseaux (ou modèle de DBTG pour Data Base Task Group) défini par un groupe de travail de l'association américaine de normalisation Codasyl, offre des possibilités de maillages (permettant d'implanter les relations m—n dites ▶

aussi colatérales qui relient des informations sans tenir compte de la hiérarchie) et de points d'entrée multiples (graphe général).

Le modèle relationnel s'appuie sur la notion mathématique de relation qui est un ensemble de n—uplets (avec n fixé d'avance). La base de données ainsi construite, dite base de données relationnelle, est considérée comme un ensemble de tables à deux dimensions. Chaque table traduit un ensemble de relations Ri, ses lignes forment des n-uplets qui correspondent aux relations de Ri, ses colonnes comprennent les valeurs prises dans un ensemble de valeurs V.

Le **tableau I** donne des exemples de bases de données françaises, tandis que le **tableau II** présente quelques SGBD.

bibliographie

• A. Mesguish, B. Normier - Comprendre les bases de données ; Masson, 1983.
• J. L. Tomas - Bases de données. Conception, réalisation et implantation sur mini-ordinateurs ; Masson, 1983.
• C. J. Date - An introduction to Database Systems ; Addison-Wesley, 1979.
• Dictionnaire de l'informatique, sous la direction de Pierre Morvan ; Larousse, 1981.

Tableau I — Principales bases de données françaises

Nom	Domaines couverts	Secteur d'activité	Accessible en ligne	Accès
Cetim	Mécanique	Industrie mécanique	Oui	Spidel
Pascal 5 6 7	Biomédical Chimique Energie	Ingénierie	Oui	ASE - Télésystèmes Questel
Inis	Nucléaire	Ingénierie	Oui	CEA
Teledoc	Télécommunication électronique	Industrie électronique	Oui	CNET-Lannion
Francis	Informatique et sciences juridiques, (emploi, formation)	Information juridique	Oui	CDSH-Questel
Noriane	Documents à valeurs normatives (français et étrangers)	Norme	Oui	Questel
INPI	Marques	Brevets	Non	Bureau des marques INPI
Bric-Transinove	Innovations disponibles	Brevets, licences	Oui	Réseau Cisi
Pascal 9	Matériaux de construction	Bâtiment	Oui	Questel
Cedocar	Astronautique	Astronautique	Oui	Cedocar

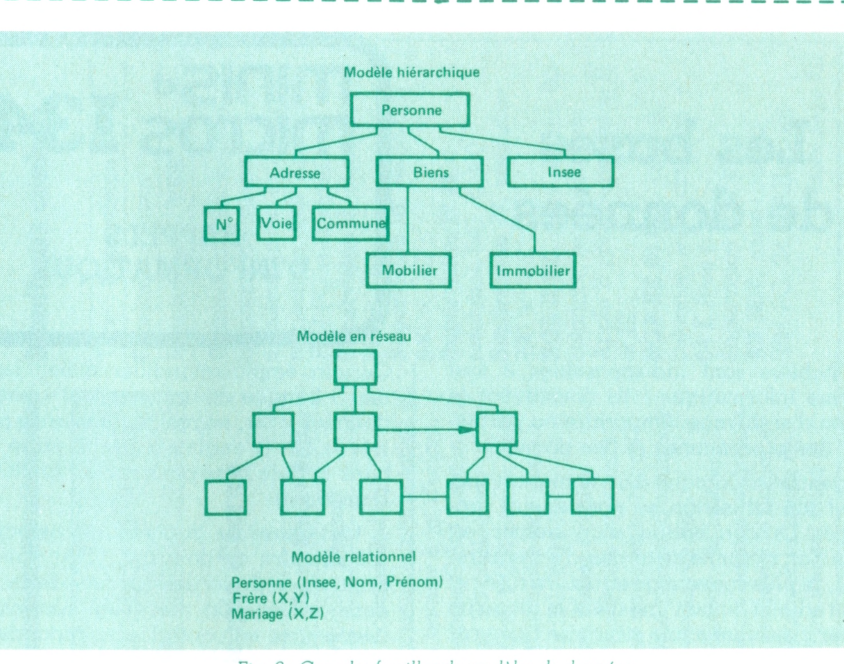


Fig. 2 - Grandes familles de modèles de données.

Nom	Créateur	Ordinateur	Accès	Langage hôte
IDS	Bull	DPS 8	GCos	Cobol
IDMS	Cullinane (distributeur français Sema)	IBM série 303X Siemens 4004	OS, Dos	Cobol
DMS-1100	Univac	Univac série 1100	Exec 8	Cobol, Fortran
Adabas	Software (Allemagne)	IBM 303X Siemens 4004	Dos, Os VS ou non	(LMD peut être autonome) Cobol, Fortran, PL/1, Assembleur
Socrate	Imag/Grenoble, CII, ECA-Automation	DPS7/DPS8/IRIS IBM 303X	Dos, Os	LMD autonome en conversationnel, inclus dans Cobol ou l'Assembleur en séquentiel

Tableau II - Exemples de SGBD

Claude-Marie Moranat

(suite de la page 48)

Vision IV pour Supervision IV M et IV.

Service lecteurs n° 21

Imprimante à multi-émulation

Type : **S 7024** et **S 7024 C**

Fabricant : **Printronix**

Ces imprimantes à matrice de ligne offrent trois possibilités d'émulation : Anadex DP 9625 B, Printronix P-séries, IBM Proprinter.

Autres caractéristiques
jeu de 256 caractères ; vitesse 60 cps en mode courrier, 240 cps en mode transfert ; bruit 55 dB. **Prix :** 1 199 £ et 1 386 £.

Service lecteurs n° 22

Enregistreur analogique/ alphanumérique

Type : **Ian 2**

Fabricant : **Cesame**

Il s'agit d'une imprimante matricielle à aiguilles multifonction qui permet l'enregistrement simultané de variables analogiques à échelles différentes, de variables binaires, de textes, d'échelle de temps. Mémorisation de tous les paramètres puis édition en menu.

Autres caractéristiques
enregistrement sur papier standard, télécommande à distance ; quatre entrées analogiques (huit en option) ± 0,1 à ± 50 V ; liaisons avec CZ 32 TF ou avec calculateur, boucle de courant 20 mA/photocoupleur ; format du papier 380 mm ; vitesse max. 0,8 s par ligne ; 132 caractères Ascii.

Service lecteurs n° 23

Traceur huit plumes

Type : **Color Pro**

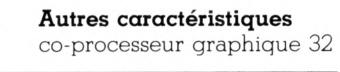
Fabricant : **Hewlett-Packard**

A partir de calculs numériques, il produit des conclusions graphiques aux professionnels de la gestion sur ordinateurs : diagrammes à secteurs, histogrammes, courbes, etc., sur papier ou transparents au format A4 et A3.

Autres caractéristiques
vitesse de déplacement des plumes 40 cm/s ; sélection à partir du panneau avant ou par programme dans un carrousel de huit plumes ; pointe feutre en deux largeurs et dix couleurs pour papier (sept pour les transparents) ; interfaces RS 232 C ou HP-IB. **Prix :** 15 520 FF.

Service lecteurs n° 24

Système mini ou micro







Type : **Xtra XP**

Fabricant : **ITT**

Grâce à un microprocesseur 80286 fonctionnant à 6 ou 4,77 MHz et à une mémoire à accès rapide, ce système compatible offre une grande vitesse de traitement.

Autres caractéristiques
extension Ram sur carte 1 664 K octets ; disque rigide 20 M octets ; unité de disquette 360 K octets ; ports parallèle et série RS 232 C ; emplacement pour co-processeur 80287 ; écran monochrome ou couleur. **Prix :** 51 155 FF (en version Ram 512 K octets, disque rigide 20 M octets, écran monochrome). Système d'exploitation ITT Dos 2.11.

Service lecteurs n° 25

Station graphique

Type : **Partenaire APW 15**

Fabricant : Autotrol Technology

Représentant : **Selenia Autotrol**

Par son architecture système ouvert, cette station autonome constituée par un IBM-AT sous Unix étend son utilisation vers la CAO pour la mécanique, l'IAO et la documentation technique.

Autres caractéristiques
co-processeur graphique 32 bits, processeur Intel 80286 VLSI 16 bits ; mémoire 640 K octets ; disque rigide 50 M octets, disque souple double densité 2 M octets ; deux sorties RS 232, 9 600 bauds ; écran 13 pouces, seize couleurs 640 × 350 ou 256 couleurs 640 × 480. **Prix :** 250 000 FF.

Service lecteurs n° 26

Système sous Unix

Type : **NX 6-T**

Fabricant : **Unixsys**

Architecturé autour d'une carte mère intégrant un processeur central NS 32016 (10 MHz) et un bus IBM qui donne des possibilités de configuration étendues, ce système multiposte est plutôt destiné à la CAO.

Autres caractéristiques
en option : unités de disque 140 M octets, de sauvegarde 45 M octets ; extension mémoire 2 M octets ; disque rigide 20 M octets ; disquette 680 K octets ; réseau Ethernet ; option MS-Dos. **Prix :** 120 000 FF.

Service lecteurs n° 27

Vax II compact

Type : **Compact Vax II**

Fabricant : **Dec**

Successeur de Compact Vax, le modèle II comprend 2 M octets de Ram et 70 M octets sur Winchester.

Autres caractéristiques
neuf lignes asynchrones ; cartouches de chargement et de sauvegarde. **Prix :** 482 700 FF.

Service lecteurs n° 28

MicroVax II haut de gamme

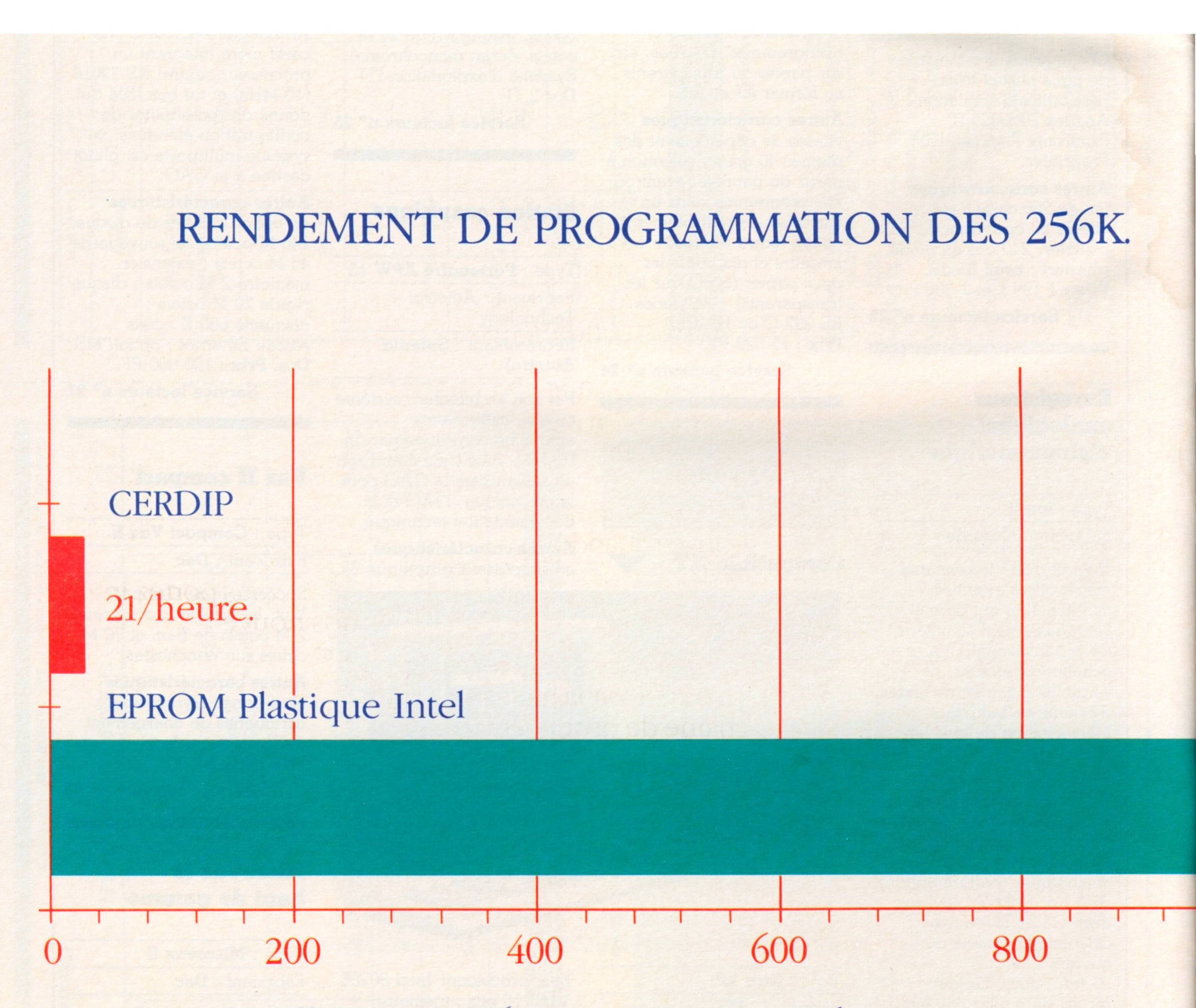
Type : **Microvax II**

Fabricant : **Dec**

Il s'agit d'une nouvelle configuration du MicroVax II qui offre aux utilisateurs 1 G octet de

(suite page 54)

EPROM PLASTIQUE : DANS VOTRE INTÉRÊT.



La rentabilité est votre idée fixe ? Tant mieux. Vous allez voir que désormais, en utilisant notre algorithme Quick-Pulse Programming™, vous pouvez programmer en moins de 4 secondes une EPROM de production en boîtier plastique. Ce qui fait 1000 EPROM à l'heure. Contre seulement 21 mémoires équivalentes en boîtier CERDIP.



Une économie en temps, en coût de programmation et en équipement. Puisque maintenant, vous pouvez programmer notre EPROM 27256 pour moins d'un millième de dollar.

Et puisque vous programmez beaucoup plus vite, vous améliorez vos cadences et vous produisez plus. Ce qui améliore votre rentabilité.

Étant en plastique, ces EPROM à programmation rapide, sont parfaites pour les insertions automatiques et les fabrications de grande série : un avantage de productique appréciable.

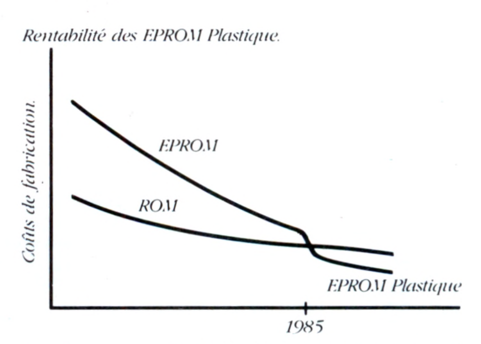
Nos EPROM de production ont encore une supériorité sur les ROM. Le nouvel algorithme Intel et le plastique peuvent faire baisser le coût global des EPROM bien au-dessous de ce que vous payez pour les ROM.

Autrement dit, vous pouvez abandonner définitivement les ROM pour les EPROM. Et ne plus jamais vous soucier de modifications logicielles. Et ne plus avoir la hantise de la chaîne de production immobilisée. Vous serez définitivement en mesure de réagir sur-le-champ aux variations du marché. Sans gaspillage des stocks.

Un bénéfice de plus, et non le moindre : le haut niveau de fiabilité des EPROM de production Intel.

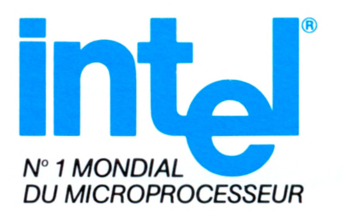
Premier producteur d'EPROM, Intel est le premier fabricant qui vérifie intégralement ses EPROM plastique à la fois avant et après l'assemblage. Avec le même coefficient de programmabilité que les CERDIP : 99,9 %. Quant à la fiabilité de nos boîtiers, elle est supérieure aux normes industrielles sur la vapeur et l'humidité.

Mieux encore, nos nouvelles EPROM et notre nouvel algorithme sont disponibles dès à présent. Dans les quantités que vous souhaitez. Et dans les densités de P2764A à P27256. Avec le support soit des programmateurs Intel, soit des programmateurs Data I/O.



Avec l'avènement des EPROM Plastique et avec le nouvel algorithme Quick-Pulse Programming™ d'Intel, les EPROM sont devenues plus rentables que les ROM dans de nombreux cas.

Si vous portez intérêt à nos nouvelles EPROM, appelez Pascale au : (1) 30.64.60.00, poste 3451... ou écrivez au Département Marcom (réf. W-248) Intel, 1, rue Edison - BP 303 - 78054 St Quentin en Yvelines Cedex.



M.M. Pla. Ep.

Pour toutes précisions : réf. 111 du service-lecteurs (p. 59)

(suite de la page 51)

mémoire de masse dans un encombrement réduit. Il reçoit des disques Digital de 456 ou 205 M octets.

Autres caractéristiques

connexion de 33 terminaux ou imprimantes ; contrôleur pour disques ; multiplexeur asynchrone huit lignes ; interface Decnet/Ethernet ; compatibilité de la bande magnétique TSV05.

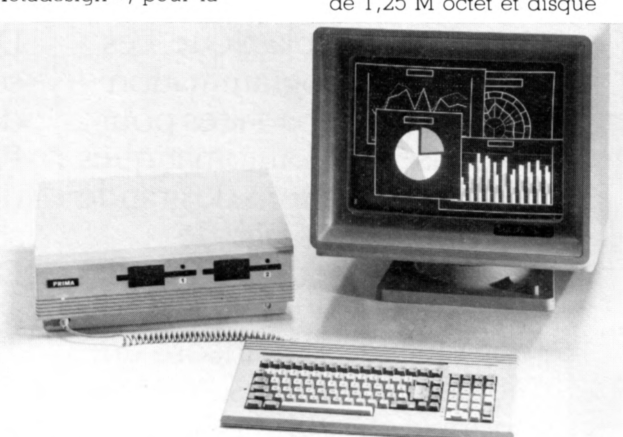
Service lecteurs n° 29

Système connexe

Poste de travail graphique

Type : **Prima**	
Fabricant : **Secapa**	

Cette station est conçue pour toutes applications de calculs scientifiques, ou contrôle de processus CAO/DAO. Des logiciels sont compatibles avec Prima, notamment : « Architrion et Starbat » pour la création de dessins dans le bâtiment et l'architecture ; « CAE-Metadesign », pour la conception de schémas de circuits imprimés.



Autres caractéristiques

écran de 48 cm couleur ou monochrome sur socle orientable ; définition 960 × 625 ; mémoire centrale 256 K octets extensible à 1 M octet ; deux lecteurs de 1,25 M octet formaté ou un lecteur de 1,25 M octet et disque rigide de 10,5 M octets formatés.

Service lecteurs n° 30

Composant d'électronique

Microcalculateur hybride

Type : **EDH-687 C 31 et EDH-697 C 31**	
Fabricant : Edi	
Représentant : **Microel**	

L'architecture ouverte de ces microsystèmes permet d'augmenter la capacité mémoire en utilisant le port multiplexé adresses/données et le port deux lignes d'adresse.

(suite page 58)



Service-lecteurs publicité n° **118**

FORMATION

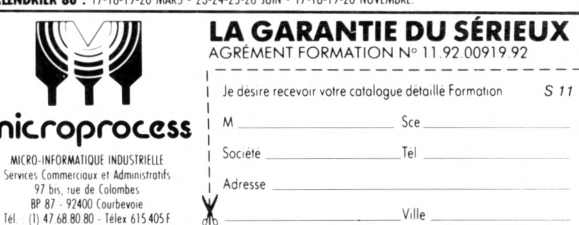


*orientée industrielle

Ce nouveau stage pratique s'adresse à toute personne, non spécialiste, désireuse de s'informer sur les possibilités des micro-ordinateurs et notamment de connaître l'essentiel nécessaire pour définir des objectifs, de prendre une décision, de faire un choix, de participer à des réunions techniques en la matière...

- Qu'est-ce qu'un micro-ordinateur ?
- Structure et terminologie.
  - l'unité centrale - le microprocesseur – les mémoires de masse : disquette, disque dur...
  - les mémoires, types et utilisation – les entrées-sorties
- Fonctionnement.
- Qu'est-ce qu'un outil de développement ?
  - utilité – constitution – emploi
- La programmation - les logiciels - les langages.
  - aperçu des différents langages – étude d'un langage de programmation : **LE BASIC**
  - exemples - nombreuses manipulations sur système complet
- La micro-informatique en industrie.
  - exemples
- Evolution, avenir, ce qu'il faut en attendre.
  - temps réel – multi-tâche – multi-processing – co-processeur

SEMINAIRE REFERENCE **S11** - 4 JOURS - PRIX : **3 300 F** HT.
CALENDRIER 86 : 17-18-19-20 MARS - 23-24-25-26 JUIN - 17-18-19-20 NOVEMBRE.



MICRO-INFORMATIQUE INDUSTRIELLE
Services Commerciaux et Administratifs
97 bis, rue de Colombes
BP 87 - 92400 Courbevoie
Tél. : (1) 47.68.80.80 - Télex 615 405 F

Service-lecteurs publicité n° **119**

FORMATION



OS9 SYSTEME D'EXPLOITATION MULTITACHE ET MULTIUTILISATEUR POUR LE 6809

Venez vous former à un système d'exploitation (DOS) moderne et performant construit suivant la structure UNIX 2 et particulièrement adapté aux applications industrielles.
MICROPROCESS possède 2 ans d'expérience sur ce logiciel (il est installé sur nos machines depuis fin 81).
Ce stage vous garantit :
- Une parfaite maîtrise de l'OS9 et des logiciels associés.
- Le savoir faire pour l'élaboration de programmes destinés à des applications industrielles.

Ce cours est agrémenté de nombreux exemples mis en pratique sur un système industriel EUROMAK.
1 MICROWARE 2 BELL TELEPHON

SEMINAIRE REFERENCE **S9B** - 5 JOURS - **5 300 F** HT.
CALENDRIER 86 : 6-7-8-9-10 JANVIER
26-27-28-29-30 MAI - 29-30 SEPTEMBRE et 1-2-3 OCTOBRE

Autres cours dispensés (nous consulter) :
- Initiation à la programmation d'un microprocesseur (S1) • Micro-informatique industrielle (S2) • PASCAL (S4)
- Microprocesseur 68000 (S5) • Logiciel KDOS/MDOS (S6).
- Méthodologie de programmation (S7) • Mise en œuvre des circuits périphériques 8 & 16 bits (S8 A et B)
- Microprocesseur 6809 (S9A) • Logiciel OS9 (S9B).

Cours Intra-Entreprise minimum 8 personnes (nous consulter) :



MICRO-INFORMATIQUE INDUSTRIELLE
Services Commerciaux et Administratifs
97 bis, rue de Colombes
BP 87 - 92400 Courbevoie
Tél. : (1) 47.68.80.80 - Télex 615 405 F

LA GARANTIE DU SÉRIEUX
AGRÉMENT FORMATION N° 11.92.00919.92

Je désire recevoir votre catalogue détaillé Formation S 9B
M ____ Sce ____
Société ____ Tél ____
Adresse ____
____ Ville ____

Service-lecteurs publicité n° **120**

Pour vos stages de formation ou séminaires

UTILISEZ LA RUBRIQUE FORMATION DE minis et micros

Prix du module de base (86 mm × 52 mm) 1200 F ht
(frais de composition compris)

Réservation d'espace auprès du Service Publicité
Tél. : 42.40.22.01

isar Rhône - Alpes

STAGES INFORMATIQUE

INITIATION AU LANGAGE C : 5 jours du 14 au 18 avril 1986
INITIATION AU PASCAL : 5 jours du 2 au 6 juin 1986
PERFECTIONNEMENT AU PASCAL :
3 jours les 14, 21, 28 avril 1986
INITIATION AU FORTRAN : 5 jours du 12 au 16 mai 1986

STAGES MICROPROCESSEURS

UTILISATION DU MICROPROCESSEUR 8086 (Intel) :
5 jours du 21 au 25 avril 1986

Renseignements : ISAR - Tél. 75.42.18.70
60, rue Barthélémy de Laffemas, 26000 VALENCE

Service-lecteurs publicité n° **121**

minis et micros petites annonces

Modules (H × L) :

1/2 module	36 × 41	1 400 F
1 module	36 × 86	2 700 F
2 modules	79 × 86	5 300 F
3 modules	121 × 86	7 900 F
4 modules	163 × 86 ou 79 × 176	9 800 F
5 modules	205 × 86	12 250 F
6 modules	247 × 86 ou 121 × 176	12 900 F
8 modules	163 × 176	17 250 F
10 modules	205 × 176	18 900 F
Page (12 modules)	247 × 176	22 650 F

Supplément couleur : + 20 %.
La même insertion dans le numéro suivant 40 % de remise.

Achats/Ventes de matériels :

1/2 module	36 × 41	900 F
1 module	36 × 86 ou 79 × 41	1 600 F
2 modules	79 × 86	3 000 F
3 modules	121 × 86	4 000 F

Supplément couleur : + 20 %.

Demandes d'emploi : TTC la ligne 33 F.

Couplage avec 01 Informatique : Consulter le support.

« **Minis et Micros** » petites annonces, Yvonne BATAILLE 5, place du Colonel-Fabien, 75491 Paris Cedex 10.
Tél. : 42 40 22 01. Télécopieur - Télex 230589 F

Offres d'emploi

Dans le cadre de l'expansion de son service technique, Xebec International
recherche pour sa filiale française :

1 — UN SUPPORT TECHNIQUE LOGICIEL ET MATÉRIEL

— Le niveau souhaité est un BTS ou DUT électronique et/ou informatique.

— **Sa mission consistera à :**
apporter un support technique durant les négociations commerciales (conseil, démo, etc.) ; organiser une assistance technique auprès de nos distributeurs ; assurer un suivi de nos clients OEM et/ou grands comptes.

Une expérience de plusieurs années dans le monde des contrôleurs de disques et des disques Winchesters est nécessaire.

La pratique des outils logiciels dans un environnement micro-informatique (principalement IBM-PC et ses compatibles) serait apprécié.

Des déplacements de courte durée dans l'Hexagone sont envisageables.

2 — UN INGÉNIEUR INFORMATICIEN

Il devra avoir au minimum 2 ans d'expérience dans les domaines suivants :
— Systèmes d'exploitation couramment utilisés sur micro-ordinateurs.
— Développement logiciel (Z80 8086 80286...).
— Pratique souhaitée des languages évolués. (Principalement le language C).

Pour ces postes, envoyer CV détaillé, photo et prétentions sous références OF131 A :

XEBEC SYSTÈMES FRANCE
Service du personnel
2, place G. Eiffel — Résidence Dublin
SLIC 217 — 94518 RUNGIS Cedex

I.M.C.
INFORMATIQUE METHODES CONSEIL
Filiale du Groupe SIETAM
(2 000 personnes)
recherche :

TECHNICIEN HARDWARE

pour développement réalisation, mise en œuvre et maintenance de cartes et de systèmes à base de **MICRO-PROCESSEURS**
Expérience des matériels **D.E.C.** et du 68000 appréciée

Adr. C.V., photo et prétentions
s. Réf. : 1339 à
Bernard SAUBESTY
I.M.C.
38-40, Av. du Pdt Kennedy
91170 VIRY-CHATILLON

Sté Informatique
recherche

VENDEUR-DEMONSTRATEUR
- jeune et dynamique
- solides conn. IBM PC et compatibles
- conn. des programmes 1 2 3, dBase3, Multiplan...

réf. souhaitées
Adres. C.V. + prét. à P.G.M.
34 bis, rue Sorbier, 75020 PARIS
Tél. : 43 49 48 48

ORGANISATEUR SALONS PROFESSIONNELS ET GRANDS PUBLICS
recherche
pour son département informatique :

UN SPECIALISTE MICRO

connaissance langage Basic Cobol Level II souhaité. Le candidat doit être disponible et relationnel devant intervenir sur les salons, travail varié.
Adresser CV prétentions photo
M.M. N° 4512 qui transmettra

Société d'électronique Cergy-Pontoise
recherche d'urgence

INFORMATICIEN

niveau maîtrise, DESS, DEA, ...
Connaissances PASCAL
et MS/DOS appréciées
Tél. pour RV 30 30 22 10
(M. Adam)

Ventes d'équipements

A VENDRE
IBM VISIOTEXTES
320 K et 256 K
DIP, Imprimante
Tél. **26 85 32 31**

A VENDRE **NIXDORF 8870 Mod. 10**
96K 20 MO DISK - 2 postes - 1 Imp.
Possibilité Maintenance
IDEAL PMI/PME (NEGOCE)
Logiciels GEST.STK / CPTA / CDES / STATS...
TELEX : 133 232 F.
TEL : 21 73 21 22

A vendre ou reprise leasing
NIXDORF 8870/3 Modèle 30
UC 128 Ko/Unité disques
3×13 MIO/bytes
2 écrans/1 imprimante
100 c/s 132 p
+ MODEM TELSAT 640
Tél. : 48 46 47 47 M. GRAND.

SPECIALISTE BULL
Vente et location
— Série DPS4 - DPS6 - DPS7 - DPS8
— Micro-ordinateur Micral
— Datanet
— Périphériques
— Plaques mémoire, câbles, pièces diverses tous systèmes
CLEMENT SA
Tél. : (1) 34.84.97.39 - Télex 699 062

A VENDRE OU A LOUER
IBM 5120 32K avec imprimante 120 cps
RECHERCHONS
IMPRIMANTES GENICOM 3000
Tél. : 39 52 69 37
DOROTHEE INFORMATIQUE

Les Impressions CEPI - Photocomposition Compogram, 174, quai de Jemmapes, 75010 PARIS Directeur de la publication : Gilbert Cristini
Directeur délégué de la publication : Jacky Collard
N° Commission Paritaire : 56 477 - Dépôt légal imprimeur : 1er trimestre 1986 n° 4

(suite de la page 54)

Autres caractéristiques
processeur 80 C 31 ; Eprom et Ram statique 8 K octets (Eprom 32 K octets pour EDH-697 C 31) ; vitesse d'horloge 3,5 à 8 MHz ; consommation maximale 16 mA sur 5 V ; 40 broches. **Prix :** 25 FF pièce (en version 0 + 70 °C).

Service lecteurs n° 31

Synthèse de la parole

Type : **N-Mos-VLSI - M8950 ; Vax-Des**

Fabricant : **SGS**

La ligne vocale de SGS se complète :
— circuit N-Mos VLSI M8950, synthétiseur de parole étudié en collaboration avec le Cselt ;
— Vox-Des, équipement de communication intelligent à sortie vocale. Ce dispositif est implanté sur une carte et doté d'un micrologiciel.

Service lecteurs n° 32

Communication et réseaux

Modem intégré

Type : **Transcotel 2**

Fabricant : **Sigmatronics**

Il permet l'utilisation des Minitel comme consoles d'accès à distance sur ordinateur doté d'un port série RS 232.

Autres caractéristiques
afficheur alphanumérique de dix caractères ; sortie TTL pour utilisation en local d'un Minitel ; mémoire doublée par rapport au Transcotel 1.
Prix : 4 950 FF.

Service lecteurs n° 33

Connexion pour PC

Type : **PCOX/5251 Twinax**

Fabricant : **CXI**

Cette connexion permet aux IBM-PC et compatibles d'accéder à l'information stockée sur mini-ordinateurs IBM System/3X, de la transmettre à sept terminaux différents, d'émuler la série IBM 5250, de restituer les caractéristiques d'affichage et d'accepter le transfert de fichiers, les disques rigides et souples, le diagnostic d'erreurs et le graphisme.
Prix : 895 $.

Service lecteurs n° 34

Modems personnels

Type : **WD-230, 240, 250**

Fabricant : **Artware**

Ces modems dits intelligents sont prévus pour la communication automatique des PC entre eux.



Autres caractéristiques
appel par impulsions et fréquences vocales, réponse automatique ; reconnaissance du mode d'appel ; quatre voyants de contrôle ; déconnexion automatique ; jeu de commandes Hayes ; commutable multistandard Ccitt/Bell. **Prix :** 1 600, 1 700 et 1 950 FF.

Service lecteurs n° 35

Serveur vocal

Type : non précisé

Fabricant : **Ferma**

Tout Minitel connecté au réseau téléphonique commuté peut être « parlant » en équipant les serveurs Télétel de cartes F 5000/Fx montées dans un châssis en frontal. Chaque « porte » parlante utilise un modem V23. La transmission est à l'alternat sur une même ligne de téléphone à la fois du videotex et de la parole avec télécommande de commutation du Minitel. La parole est codée à 2 K bauds et transmise en paquets pour la réalisation de serveurs parlant à travers Transpac.

Service lecteurs n° 36

Divers

Ventilateur extra-plat

Type : **F57AB**

Fabricant : Micronel

Représentant : **Bicel**

D'encombrement très réduit, 62 × 62 et 14 mm d'épaisseur, ce ventilateur d'un débit de 320 litres par minute est particulièrement destiné à l'informatique. Il est constitué par deux coquilles injectées d'une seule pièce en matière plastique renforcée. Sa vitesse est de 3 400 t/mn et son poids de 45 g. Niveau sonore : 32 dB.

Service lecteurs n° 37

Pour recevoir des fournisseurs une documentation complète, utilisez les cartes Service lecteurs *(en rabat de couverture)* **N'oubliez pas votre adresse**

REFERENCES SERVICE LECTEURS

PUBLICITE

Annonceurs	Pages	Références Service lecteurs
AMD	44 et 45	109
Auriéma	36	106
Elexo	47	110
Evroz	43	107
Intel	6 et 7 - 52 et 53	103-111
LG Electronique	36	105
Locamesure	IV de couv.	122
Microprocess	43-54	108-112
Microrep	4	102
Minis et Micros Formation	55 et 56	114 à 121
Nec Business	2 et 3	101
Spring	Encart 29 à 32	
Tekelec	8 et 9	104
Telnos	54	113

DEFINISSEZ VOTRE ABONNEMENT ET RECEVEZ TOUTES LES DEUX SEMAINES

minis et micros

DES SA PARUTION

minis et micros

service abonnements

5, place du Colonel Fabien, 75491 Paris Cedex 10

BULLETIN D'ABONNEMENT

Je souscris ce jour ... abonnement(s) à « minis et micros »

Formule choisie **A** **B** (voir au dos)

☐ Règlement joint par :

☐ chèque postal ☐ virement postal au CCP 17 932 62 D Paris ☐ chèque bancaire

☐ Règlement à réception de facture

Nom/prénom

Entreprise ou administration

Adresse

Date

Signature ou cachet

COMPLETEZ VOTRE INFORMATION SUR LES NOUVEAUX PRODUITS ET LA PUBLICITE GRACE AUX CARTES SERVICE LECTEURS

AFFRANCHIR

minis et micros

Service lecteurs

5 place du Colonel Fabien

75491 PARIS CEDEX 10

SERVICE LECTEURS

« MINIS ET MICROS » N° 249 - 3 FEVRIER 1986

écrire en lettres d'imprimerie SVP. Ne pas utiliser cette carte plus de 6 mois après sa parution

Nom/prénom

Entreprise ou administration

Adresse

NOUVEAUX PRODUITS

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32
33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48
49	50	51	52	53	54	55	56	57	58	59	60	61	62	63	64
65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	80
81	82	83	84	85	86	87	88	89	90	91	92	93	94	95	96
97	98	99													

PUBLICITE

101	102	103	104	105	106	107	108	109	110	111	112	113
114	115	116	117	118	119	120	121	122	123	124	125	126
127	128	129	130	131	132	133	134	135	136	137	138	139
140	141	142	143	144	145	146	147	148	149	150	151	152
153	154	155	156	157	158	159	160	161	162	163	164	165
166	167	168	169	170	171	172	173	174	175	176	177	178
179	180	181	182	183	184	185	186	187	188	189	190	191

☐ abonné ☐ non abonné Nombre total des références cerclées

Critiques, suggestions, souhaits... que nous lirons avec la plus grande attention et que nous publierons éventuellement.

(suite de la page 54)

Autres caractéristiques
processeur 80 C 31 ; Eprom et Ram statique 8 K octets (Eprom 32 K octets pour EDH-697 C 31) ; vitesse d'horloge 3,5 à 8 MHz ; consommation maximale 16 mA sur 5 V ; 40 broches.
Prix : 25 FF pièce (en version 0 + 70 °C).

Service lecteurs n° 31

Synthèse de la parole

Type : **N-Mos-VLSI - M8950 ; Vax-Des**

Fabricant : **SGS**

La ligne vocale de SGS se complète :
— circuit N-Mos VLSI M8950, synthétiseur de parole étudié en collaboration avec le Cselt ;
— Vox-Des, équipement de communication intelligent à sortie vocale. Ce dispositif est implanté sur une carte et doté d'un micrologiciel.

Service lecteurs n° 32

Communication et réseaux

Modem intégré

Type : **Transcotel 2**

Fabricant : **Sigmatronics**

Il permet l'utilisation des Minitel comme consoles d'accès à distance sur ordinateur doté d'un port série RS 232.

Autres caractéristiques
afficheur alphanumérique de dix caractères ; sortie TTL pour utilisation en local d'un Minitel ; mémoire doublée par rapport au Transcotel 1.
Prix : 4 950 FF.

Service lecteurs n° 33

Connexion pour PC

Type : **PCOX/5251 Twinax**

Fabricant : **CXI**

Cette connexion permet aux IBM-PC et compatibles d'accéder à l'information stockée sur mini-ordinateurs IBM System/3X, de la transmettre à sept terminaux différents, d'émuler la série IBM 5250, de restituer les caractéristiques d'affichage et d'accepter le transfert de fichiers, les disques rigides et souples, le diagnostic d'erreurs et le graphisme.
Prix : 895 $.

Service lecteurs n° 34

Modems personnels

Type : **WD-230, 240, 250**

Fabricant : **Artware**

Ces modems dits intelligents sont prévus pour la communication automatique des PC entre eux.



Pour recevoir des fournisseurs une documentation complète, utilisez les cartes Service lecteurs
(en rabat de couverture)
N'oubliez pas votre adresse

Autres caractéristiques
appel par impulsions et fréquences vocales, réponse automatique ; reconnaissance du mode d'appel ; quatre voyants de contrôle ; déconnexion automatique ; jeu de commandes Hayes ; commutable multistandard Ccitt/Bell. **Prix :** 1 600, 1 700 et 1 950 F.

Service lecteurs n° 35

Serveur vocal

Type : non précisé

Fabricant : **Ferma**

Tout Minitel connecté au réseau téléphonique commuté peut être « parlant » en équipant les serveurs Télétel de cartes F 5000/Fx montées dans un châssis en frontal. Chaque « porte » parlante utilise un modem V23. La transmission est à l'alternat sur une même ligne de téléphone à la fois du videotex et de la parole avec télécommande de commutation du Minitel. La parole est codée à 2 K bauds et transmise en paquets pour la réalisation de serveurs parlant à travers Transpac.

Service lecteurs n° 36

Divers

Ventilateur extra-plat

Type : **F57AB**

Fabricant : Micronel

Représentant : **Bicel**

D'encombrement très réduit, 62 × 62 et 14 mm d'épaisseur, ce ventilateur d'un débit de 320 litres par minute est particulièrement destiné à l'informatique. Il est constitué par deux coquilles injectées d'une seule pièce en matière plastique renforcée. Sa vitesse est de 3 400 t/mn et son poids de 45 g. Niveau sonore : 32 dB.

Service lecteurs n° 37

REFERENCES SERVICE LECTEURS

PUBLICITE

Annonceurs	Pages	Références Service lecteurs
AMD	44 et 45	109
Auriéma	36	106
Elexo	47	110
Evroz	43	107
Intel	6 et 7 - 52 et 53	103-111
LG Electronique	36	105
Locamesure	IV de couv.	122
Microprocess	43-54	108-112
Microrep	4	102
Minis et Micros Formation	55 et 56	114 à 121
Nec Business	2 et 3	101
Spring	Encart 29 à 32	
Tekelec	8 et 9	104
Telnos	54	113

DEFINISSEZ VOTRE ABONNEMENT ET RECEVEZ TOUTES LES DEUX SEMAINES

minis et micros

DES SA PARUTION

DEUX FORMULES POUR VOUS ABONNER

23 numéros par an + 1 numéro spécial NCC (National Computer Conférence)	FRANCE** (en FF)		ETRANGER (en FF)		SUISSE (en FS)		BELGIQUE (en FB)	
	Normal	Étudiant	Normal	Étudiant	Normal	Étudiant	Normal	Étudiant
A minis et micros	400	220	500	330	120	70	2 800	1 400
B minis et micros + 01*	970	520	1 340	970	315	210	8 000	4 200

* 01 Informatique : mensuel, hebdo et digest (l'annuaire général des fournisseurs en informatique et en bureautique)
** Prix TTC (TVA 4 % incluse).

RETOURNEZ CETTE CARTE DUMENT COMPLETEE A :



Service abonnements
5 place du Colonel Fabien
75491 PARIS CEDEX 10

COMPLETEZ VOTRE INFORMATION SUR LES NOUVEAUX PRODUITS ET LA PUBLICITE GRACE AUX CARTES SERVICE LECTEURS

REFERENCES SERVICE LECTEURS DE LA RUBRIQUE NOUVEAUX PRODUITS

Référence service lecteurs	Nom du produit	Référence service lecteurs	Nom du produit
1	Contrôleur de disque	20	Terminal couleur à mémoire de points
2	Contrôleurs intelligent d'E/S série	21	Moniteurs couleurs
3	Graphique standard VME	22	Imprimante à multi-émulation
4	E/S compatible Multibus	23	Enregistreur analogique/alphanumérique
5	Emulation 3270 en attachement coaxial	24	Traceur huit plumes
6	Communication au bus VME	25	Compatibles AT
7	Communication pour IBM-PC et compatibles	26	Station graphique à base de AT
8	Mémoires Multibus	27	Systèmes sous Unix
9	Convertisseurs A/N et A/N - N/A	28	Vax II compact
10	Interfaces VME optocouplés	29	MicroVax II haut de gamme
11	Mémoires au bus VME	30	Poste de travail graphique
12	Mémoire multifonction	31	Microcalculateur hybride
13	CPU bus VME	32	Synthèse de la parole
14	CPU avec 68010	33	Modem intégré
15	Coupleur de bande magnétique	34	Connexion pour PC
16	Disques rigides externes pour Macintosh	35	Modems personnels
17	Terminal graphique	36	Serveur vocal
18	Tablettes à numériser	37	Ventilateur extra-plat
19	Recopie d'écran couleur		

SERVICE LECTEURS

« MINIS ET MICROS » N° 249 - 3 FEVRIER 1986

écrire en lettres d'imprimerie SVP. Ne pas utiliser cette carte plus de 6 mois après sa parution

Nom/prénom
Entreprise ou administration
Adresse

NOUVEAUX PRODUITS

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32
33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48
49	50	51	52	53	54	55	56	57	58	59	60	61	62	63	64
65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	80
81	82	83	84	85	86	87	88	89	90	91	92	93	94	95	96
97	98	99													

PUBLICITE

101	102	103	104	105	106	107	108	109	110	111	112	113
114	115	116	117	118	119	120	121	122	123	124	125	126
127	128	129	130	131	132	133	134	135	136	137	138	139
140	141	142	143	144	145	146	147	148	149	150	151	152
153	154	155	156	157	158	159	160	161	162	163	164	165
166	167	168	169	170	171	172	173	174	175	176	177	178
179	180	181	182	183	184	185	186	187	188	189	190	191

☐ abonné ☐ non abonné Nombre total des références cerclées

Critiques, suggestions, souhaits... que nous lirons avec la plus grande attention et que nous publierons éventuellement.

AFFRANCHIR

minis et micros

Service lecteurs
5 place du Colonel Fabien
75491 PARIS CEDEX 10

le catalogue 1986, C'EST TOUT "SHOW"!



Tout chaud, tout "show", il est arrivé le nouveau catalogue Locamesure. Le grand catalogue de la location. Instrumentation générale, analyse numérique, micro-ordinateurs, systèmes de développement, télécommunications, comme chaque année, vous avez le choix parmi une sélection impitoyable des matériels les plus récents et les plus performants.

Mais cette année, Locamesure a frappé plus fort encore en vous offrant dans son catalogue 86 – véritable encyclopédie méthodique de l'électronique – parmi 9 grands domaines d'applications 1500 produits différents dont 200 nouveautés! Tous disponibles en 24 heures, dans toute la France, pour la durée que vous souhaitez. Sans investissement, sans délai, sans risque, la formule la plus économique pour vos équipements. Pour recevoir gratuitement le catalogue Locamesure, téléphonez vite au (1) 46.87.33.38

Locamesure, le N° 1 européen de la location d'équipements électroniques et de systèmes informatiques.

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 122 du service-lecteurs (p. 59)